

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2003-224209

(43)Date of publication of application : 08.08.2003

(51)Int.Cl. H01L 21/8242
H01L 27/105
H01L 27/108

(21)Application number : 2002-022931 (71)Applicant : MATSUSHITA ELECTRIC IND CO LTD

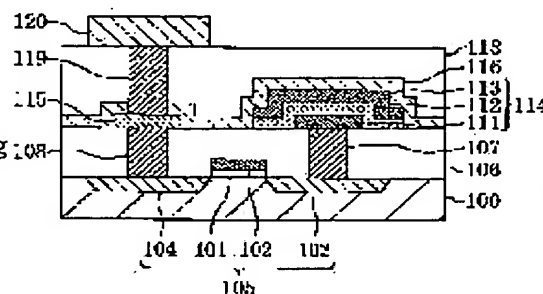
(22)Date of filing : 31.01.2002 (72)Inventor : NOMA JUNJI

(54) SEMICONDUCTOR DEVICE AND ITS FABRICATING METHOD

(57)Abstract:

PROBLEM TO BE SOLVED: To prevent hydrogen from being diffused under a capacitive element through a first interlayer insulation film from an opening for a conductive plug made in the first and second interlayer insulation films.

SOLUTION: A first interlayer insulation film 106 is formed to cover a field-effect transistor 105 and embedded with a first conductive plug 107 and a second conductive plug 108. A capacitor element 114 comprising a capacitor lower electrode 111, a capacitor insulation film 112 and a capacitor upper electrode 113 is formed on the first conductive plug 107 and a conductive hydrogen anti-permeation film 115 is formed on the second conductive plug 108. An insulating hydrogen anti-permeation film 116 is formed to cover the capacitor element 114, the conductive hydrogen anti-permeation film 115 and the first interlayer insulation film 106. A second interlayer insulation film 118 is formed on the insulating hydrogen anti-permeation film 116 and a third conductive plug 119 is embedded in the second interlayer insulation film 118.



BEST AVAILABLE COPY

LEGAL STATUS

[Date of request for examination] 02.07.2003

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's
decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2003-224209

(P2003-224209A)

(43) 公開日 平成15年8月8日(2003.8.8)

(51) Int.Cl.⁷

H 0 1 L 21/8242

27/105

27/108

識別記号

F I

H 0 1 L 27/10

データベース(参考)

6 5 1

5 F 0 8 3

4 4 4 B

6 2 1 Z

審査請求 未請求 請求項の数19 O L (全 23 頁)

(21) 出願番号 特願2002-22931(P2002-22931)

(22) 出願日 平成14年1月31日(2002.1.31)

(71) 出願人 000003821

松下電器産業株式会社

大阪府門真市大字門真1006番地

(72) 発明者 野間 淳史

大阪府門真市大字門真1006番地 松下電器
産業株式会社内

(74) 代理人 10007/931

弁理士 前田 弘 (外7名)

Fターム(参考) 5F083 AD21 AD43 AD49 AD51 AD56

FR02 GA06 GA25 GA27 JA06

JA14 JA15 JA17 JA36 JA38

JA39 JA40 MA04 MA06 MA17

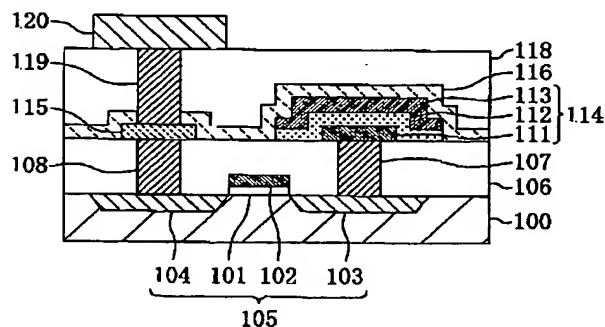
MA20 PR40

(54) 【発明の名称】 半導体装置及びその製造方法

(57) 【要約】

【課題】 水素が第1及び第2の層間絶縁膜に形成される導電性プラグ用開口部から第1の層間絶縁膜の内部を拡散して容量素子の下方に至る事態を防止する。

【解決手段】 電界効果型トランジスタ105を覆う第1の層間絶縁膜106が形成され、第1の層間絶縁膜106には第1の導電性プラグ107及び第2の導電性プラグ108が埋め込まれている。第1の導電性プラグ107の上には、容量下部電極111、容量絶縁膜112及び容量上部電極113よりなる容量素子114が形成され、第2の導電性プラグ108の上には導電性水素透過防止膜115が形成されている。容量素子114、導電性水素透過防止膜115及び第1の層間絶縁膜106を覆うように絶縁性水素透過防止膜116が形成されている。絶縁性水素透過防止膜116の上には第2の層間絶縁膜118が形成され、第2の層間絶縁膜118には第3の導電性プラグ119が埋め込まれている。



【特許請求の範囲】

【請求項1】 第1の不純物拡散層及び第2の不純物拡散層を有する半導体能動素子を覆うように設けられた第1の層間絶縁膜と、

前記第1の層間絶縁膜上に設けられ、容量下部電極、容量絶縁膜及び容量上部電極からなる容量素子と、
前記第1の層間絶縁膜及び前記容量素子の上に設けられた第2の層間絶縁膜と、

前記第2の層間絶縁膜上に設けられた配線層と、
前記第1の層間絶縁膜に設けられ、前記第1の不純物拡散層と前記容量素子とを接続する第1のプラグと、
前記第1の層間絶縁膜に設けられ、下端が前記第2の不純物拡散層に接続された第2のプラグと、
前記第2の層間絶縁膜に設けられ、上端が前記配線層に接続された第3のプラグと、
前記第2のプラグと前記第3のプラグとの間に設けられた導電性水素透過防止膜とを備えていることを特徴とする半導体装置。

【請求項2】 前記容量素子を覆う容量素子被覆水素透過防止膜をさらに備えていることを特徴とする請求項1に記載の半導体装置。

【請求項3】 前記第1の層間絶縁膜と前記第2の層間絶縁膜との間に設けられた層間膜被覆水素透過防止膜をさらに備えていることを特徴とする請求項2に記載の半導体装置

【請求項4】 前記容量素子被覆水素透過防止膜と前記層間膜被覆水素透過防止膜とは同じ工程で形成されることを特徴とする請求項3に記載の半導体装置。

【請求項5】 前記容量素子被覆水素透過防止膜と前記層間膜被覆水素透過防止膜とは異なる工程で形成され、前記容量素子被覆水素透過防止膜の周縁部は前記層間膜被覆水素透過防止膜の上に位置していることを特徴とする請求項3に記載の半導体装置。

【請求項6】 前記第1の層間絶縁膜と前記第2の層間絶縁膜との間に設けられた層間膜被覆水素透過防止膜をさらに備えていることを特徴とする請求項1に記載の半導体装置

【請求項7】 前記導電性水素透過防止膜の上に設けられ、前記容量下部電極と同じ工程で形成された金属膜と、

前記第1の層間絶縁膜と前記容量下部電極との間に設けられ、前記導電性の水素透過防止膜と同じ工程で形成された導電膜とをさらに備えていることを特徴とする請求項1に記載の半導体装置。

【請求項8】 第1の不純物拡散層及び第2の不純物拡散層を有する半導体能動素子を覆うように設けられた第1の層間絶縁膜と、
前記第1の層間絶縁膜上に設けられ、容量下部電極、容量絶縁膜及び容量上部電極からなる容量素子と、
前記第1の層間絶縁膜及び前記容量素子の上に設けられ

た第2の層間絶縁膜と、

前記第2の層間絶縁膜上に設けられた配線層と、
前記第1の層間絶縁膜に設けられ、前記第1の不純物拡散層と前記容量素子とを接続する第1のプラグと、
前記第1の層間絶縁膜に設けられ、下端が前記第2の不純物拡散層に接続された第2のプラグと、
前記第2の層間絶縁膜に設けられ、上端が前記配線層に接続された第3のプラグと、
前記第2のプラグと前記第3のプラグとの間に設けられた第1の導電性水素透過防止膜と、
前記第1の層間絶縁膜と前記容量素子との間に設けられた第2の導電性水素透過防止膜とを備え、
前記第1の導電性水素透過防止膜と前記第2の導電性水素透過防止膜とは、協同して前記第3のプラグが形成される開口部から進入している水素が前記容量絶縁膜に至ることを防止することを特徴とする半導体装置。

【請求項9】 前記第1の導電性水素透過防止膜は、前記第3のプラグが形成される開口部から進入してくる水素の前記半導体能動素子への到達を許容することを特徴とする請求項8に記載の半導体装置。

【請求項10】 第1の不純物拡散層及び第2の不純物拡散層を有する半導体能動素子を覆うように第1の層間絶縁膜を堆積する第1の工程と、
前記第1の層間絶縁膜に、下端が前記第1の不純物拡散層に接続された第1のプラグと、下端が前記第2の不純物拡散層に接続された第2のプラグとを形成する第2の工程と、

前記第1のプラグの上に容量下部電極、容量絶縁膜及び容量上部電極を順次形成して、前記容量下部電極、前記容量絶縁膜及び前記容量上部電極からなる容量素子を形成すると共に、前記第1の層間絶縁膜の上に、前記第2のプラグの上端と接続された第1の導電性水素透過防止膜を形成する第3の工程と、

前記第1の層間絶縁膜の上に、前記容量素子及び前記第1の導電性水素透過防止膜を覆う第2の層間絶縁膜を堆積する第4の工程と、

前記第2の層間絶縁膜に、下端が前記第1の導電性水素透過防止膜と接続された第3のプラグを形成する第5の工程と、

前記第2の層間絶縁膜の上に、前記第3のプラグの上端と接続された配線層を形成する第6の工程とを備えていることを特徴とする半導体装置の製造方法。

【請求項11】 前記第3の工程と前記第4の工程との間に、前記容量素子を覆う容量素子被覆水素透過防止膜を形成する工程をさらに備え、
前記第4の工程は、前記第2の層間絶縁膜を前記第1の導電性水素透過防止膜及び前記容量素子被覆水素透過防止膜を覆うように堆積する工程を含むことを特徴とする請求項10に記載の半導体装置の製造方法。

【請求項12】 前記第3の工程と前記第4の工程との

間に、前記容量素子、前記第1の導電性水素透過防止膜及び前記第1の層間絶縁膜を覆う絶縁性水素透過防止膜を形成する工程をさらに備え、

前記第4の工程は、前記第2の層間絶縁膜を前記絶縁性水素透過防止膜の上に堆積する工程を含むことを特徴とする請求項10に記載の半導体装置の製造方法。

【請求項13】 第1の不純物拡散層及び第2の不純物拡散層を有する半導体能動素子を覆うように第1の層間絶縁膜を堆積する第1の工程と、

前記第1の層間絶縁膜に、下端が前記第1の不純物拡散層に接続された第1のプラグと、下端が前記第2の不純物拡散層に接続された第2のプラグとを形成する第2の工程と、

前記第1のプラグの上に容量下部電極を形成すると共に、前記第2のプラグの上に第1の導電性水素透過防止膜を形成する第3の工程と、

前記第1の層間絶縁膜の上に全面に亘って層間膜被覆水素透過防止膜を堆積する第4の工程と、

前記層間膜被覆水素透過防止膜を平坦化して、前記容量下部電極及び前記第1の導電性水素透過防止膜を露出させる第5の工程と、

前記容量下部電極の上に容量絶縁膜及び容量上部電極を形成して、前記容量下部電極、前記容量絶縁膜及び前記容量上部電極よりなる容量素子を形成する第6の工程と、

前記第1の導電性水素透過防止膜、前記容量素子及び前記層間膜被覆水素透過防止膜の上に第2の層間絶縁膜を堆積する第7の工程と、

前記第2の層間絶縁膜に、下端が前記第1の導電性水素透過防止膜と接続された第3のプラグを形成する第8の工程と、

前記第2の層間絶縁膜の上に、前記第3のプラグの上端と接続された配線層を形成する第9の工程とを備えていることを特徴とする半導体装置の製造方法。

【請求項14】 前記第6の工程と前記第7の工程との間に、前記容量素子を覆う容量素子被覆水素透過防止膜を形成する工程をさらに備え、

前記第7の工程は、前記第2の層間絶縁膜を、前記第1の導電性水素透過防止膜、前記容量素子被覆水素透過防止膜及び前記層間膜被覆水素透過防止膜の上に堆積する工程を含むことを特徴とする請求項13に記載の半導体装置の製造方法。

【請求項15】 第1の不純物拡散層及び第2の不純物拡散層を有する半導体能動素子を覆うように第1の層間絶縁膜を堆積する第1の工程と、

前記第1の層間絶縁膜の上に全面に亘って層間膜被覆水素透過防止膜を堆積する工程と、

前記第1の層間絶縁膜及び前記層間膜被覆水素透過防止膜に、下端が前記第1の不純物拡散層に接続された第1のプラグと、下端が前記第2の不純物拡散層に接続され

た第2のプラグとを形成する第2の工程と、

前記第1のプラグの上に容量下部電極、容量絶縁膜及び容量上部電極を順次形成して前記容量下部電極、前記容量絶縁膜及び前記容量上部電極からなる容量素子を形成すると共に、前記第2のプラグの上に第1の導電性水素透過防止膜を形成する第3の工程と、

前記層間膜被覆水素透過防止膜、容量素子及び前記第1の導電性水素透過防止膜の上に第2の層間絶縁膜を堆積する第4の工程と、

前記第2の層間絶縁膜に、下端が前記第1の導電性水素透過防止膜と接続された第3のプラグを形成する第5の工程と、

前記第2の層間絶縁膜の上に、前記第3のプラグの上端と接続された配線層を形成する第6の工程とを備えていることを特徴とする半導体装置の製造方法。

【請求項16】 前記第3の工程と前記第4の工程との間に、前記容量素子を覆う容量素子被覆水素透過防止膜を形成する工程をさらに備え、

前記第4の工程は、前記第2の層間絶縁膜を、前記第1の導電性水素透過防止膜、前記容量素子被覆水素透過防止膜及び前記層間膜被覆水素透過防止膜の上に堆積する工程を含むことを特徴とする請求項15に記載の半導体装置の製造方法。

【請求項17】 前記第1の導電性水素透過防止膜を形成する工程は、前記第1の導電性水素透過防止膜の上に金属膜を前記容量下部電極と同じ工程で形成する工程を含み、

前記容量下部電極を形成する工程は、前記第1のプラグと前記容量下部電極との間に第2の導電性水素透過防止膜を前記第1の導電性水素透過防止膜と同じ工程で形成する工程を含むことを特徴とする請求項10～16のいずれか1項に記載の半導体装置の製造方法。

【請求項18】 前記第1の導電性水素透過防止膜と前記第2の導電性水素透過防止膜とは、協同して前記第3のプラグが形成される開口部から進入している水素が前記容量絶縁膜に至ることを防止することを特徴とする請求項17に記載の半導体装置の製造方法。

【請求項19】 前記第1の導電性水素透過防止膜は、前記第3のプラグが形成される開口部から進入してくる水素の前記半導体能動素子への到達を許容することを特徴とする請求項18に記載の半導体装置の製造方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、トランジスタ等の半導体能動素子と、強誘電体材料又は高誘電率材料からなる容量絶縁膜を有する容量素子とを備えた半導体装置及びその製造方法に関する。

【0002】

【従来の技術】近年、デジタル技術の進展に伴って、大容量のデータを高速に処理したり又は保存したりする傾

向が高まっているので、電子機器に使用される半導体装置の高集積化及び高性能化が要求されている。

【0003】そこで、半導体記憶装置(DRAM)の高集積化を実現するために、これを構成する容量素子の容量絶縁膜としては、従来のシリコン酸化膜又はシリコン窒化膜に代えて、高誘電率膜を用いる技術が広く研究開発されている。また、従来にない低電圧で且つ高速での書き込み動作及び読み出し動作が可能な不揮発性RAMを実現するために、容量絶縁膜として、自発分極特性を有する強誘電体膜を用いる技術も盛んに研究開発されている。

【0004】一般に、高誘電率膜又は強誘電体膜の材料としては、チタン酸バリウムストロンチウム、五酸化タンタル、チタン酸ジルコン酸鉛又はタンタル酸ビスマーストロンチウム等の絶縁性金属酸化物が広く用いられる。

【0005】しかしながら、これらの絶縁性金属酸化物は、水素を含む雰囲気中における熱処理により容易に還元されて、リーク電流の増加、比誘電率の減少又は残留分極値の減少等の容量素子特性の劣化を引き起こす。

【0006】従って、絶縁性金属酸化物を用いる容量素子を半導体集積回路上に集積化する場合には、半導体集積回路の製造工程において必須である、水素を含む雰囲気中での熱処理を行なう際に、水素が絶縁性金属酸化物よりなる容量絶縁膜に至る事態を防止する必要がある。そこで、容量素子を水素透過防止層によって被覆する技術が知られている。

【0007】以下、従来の半導体装置について図21を参照しながら説明する。図21は従来の半導体装置の断面構造を示している。

【0008】図21に示すように、半導体基板10の上にゲート絶縁膜11を介してゲート電極12が形成されていると共に、半導体基板10の表面部に第1の不純物拡散層13及び第2の不純物拡散層14が形成されており、これらゲート絶縁膜11、ゲート電極12、第1の不純物拡散層13及び第2の不純物拡散層14は半導体能動素子としての電界効果型トランジスタ15を構成している。

【0009】半導体基板10の上には、電界効果型トランジスタ15を覆うように第1の層間絶縁膜16が形成されており、該第1の層間絶縁膜16には、下端が第1の不純物拡散層13に接続された第1の導電性プラグ17と、下端が第2の不純物拡散層14に接続された第2の導電性プラグ18の下部とが埋め込まれている。

【0010】第1の層間絶縁膜16の上には、第1の導電性プラグ17の上端に接続された容量下部電極21と、容量絶縁膜22と、容量上部電極23とが順次形成されており、これら容量下部電極21、容量絶縁膜22及び容量上部電極23は容量素子24を構成している。また、容量素子24を覆うように水素透過防止膜26が

形成されている。

【0011】第1の層間絶縁膜16及び絶縁性水素透過防止膜26の上には第2の層間絶縁膜28が形成されており、該第2の層間絶縁膜28には第2の導電性プラグ18の上部が埋め込まれている。

【0012】第2の層間絶縁膜28の上には、第2の導電性プラグ18の上端に接続された配線層29が形成されている。

【0013】以下、従来の半導体装置の製造方法について、図22(a)～(d)及び図23(a)～(c)を参照しながら説明する。

【0014】まず、図22(a)に示すように、半導体基板10に、電界効果型トランジスタ15を構成する、ゲート絶縁膜11、ゲート電極12、第1の不純物拡散層13及び第2の不純物拡散層14を形成した後、半導体基板10の上に電界効果型トランジスタ15を覆うように第1の層間絶縁膜16を堆積する。

【0015】次に、図22(b)に示すように、第1の層間絶縁膜16の所定領域に、下端が第1の不純物拡散層13に至る開口部を形成した後、該開口部にタングステン膜を埋め込んで第1の導電性プラグ17を形成する。

【0016】次に、図22(c)に示すように、第1の導電性プラグ17の上に、容量下部電極21、容量絶縁膜22及び容量上部電極23を順次形成した後、酸素雰囲気中において熱処理を行なうことにより、容量絶縁膜22を結晶化させて容量素子24を形成する。

【0017】次に、図22(d)に示すように、容量素子24を覆う水素透過防止膜26を形成した後、第1の層間絶縁膜16及び水素透過防止膜26の上に第2の層間絶縁膜28を形成する。

【0018】次に、図23(a)に示すように、第2の層間絶縁膜28及び第1の層間絶縁膜16の所定領域に、下端が第2の不純物拡散層14に至る開口部18aを形成した後、図23(b)に示すように、開口部18aにタングステン膜を埋め込んで第2の導電性プラグ18を形成する。

【0019】次に、図23(c)に示すように、第2の層間絶縁膜28の上に、第2の導電性プラグ18の上端に接続された配線層29を形成すると、従来の半導体装置が得られる。

【0020】ところで、通常、第1の導電性プラグ17又は第2の導電性プラグ18が埋め込まれる開口部は、開口サイズに比べて深さが大きい形状、つまりアスペクト比の高い形状を有している。そして、アスペクト比が高い開口部に導電性プラグを埋め込む場合、通常、CV法によりタングステン膜を開口部に充填するが、CV法によるタングステン膜の堆積工程は、六フッ化タングステンを水素によって還元しながら堆積する方法、つまり高濃度の水素雰囲気中での処理を必要とする。

【0021】このため、第2の導電性プラグ18を形成

するための水素雰囲気中での処理工程において、雰囲気中の水素は第2の層間絶縁膜28の内部に侵入する。しかし、容量素子24を覆うように水素透過防止層26が形成されているため、第2の層間絶縁膜28の内部に侵入した水素は水素透過防止層26によって容量素子24への到達が防止される。

【0022】

【発明が解決しようとする課題】ところで、開口部18aにタングステン膜を埋め込んで第2の導電性プラグ18を形成するための水素雰囲気中での処理工程において、水素が容量素子24に向かう経路は、第2の層間絶縁膜28の内部を拡散するものに限られない。

【0023】以下、水素が容量素子24に向かう経路について図24を参照しながら説明する。

【0024】図24は、図23(a)及び(b)に示す工程、つまり、容量素子24を形成した後に開口部18aにタングステン膜を埋め込むための水素雰囲気中での処理工程における水素の主たる侵入経路及び拡散経路を示している。

【0025】まず、水素の侵入経路としては、第2の層間絶縁膜28の上面から第2の層間絶縁膜28の内部に侵入する経路Aと、第2の導電性プラグ18が形成される開口部18aから第2の層間絶縁膜28の内部に侵入する経路Bと、第2の導電性プラグ18が形成される開口部18aから第1の層間絶縁膜16の内部に侵入する経路Cとの3つの経路が存在する。

【0026】次に、第1又は第2の層間絶縁膜の内部に侵入した水素の拡散経路としては、経路A又は経路Bを経て第2の層間絶縁膜28に侵入した水素が、そのまま第2の層間絶縁膜28の内部を拡散して容量素子24の上方に至る経路Dと、同じく経路A又は経路Bを経て第2の層間絶縁膜28に侵入した水素が、第1の層間絶縁膜16に拡散した後、第1の層間絶縁膜16の内部を拡散して容量素子24の下方に至る経路Eと、経路Cを経て第1の層間絶縁膜16に侵入した水素が、そのまま第1の層間絶縁膜16の内部を拡散して容量素子24の下方に至る経路Fとの3つの経路がある。

【0027】前述の3つの水素拡散経路のうち、経路Dを経て容量素子24の上方に至る水素については、容量素子24の上に水素透過防止層26が形成されているため、容量素子24の内部に至ることは防止される。

【0028】しかしながら、経路E又は経路Fを経て容量素子24の下方に至る水素については、容量素子24の下方には水素透過防止層が形成されていないため、容量素子24の内部に容易に至る。

【0029】その結果、容量絶縁膜22が還元されてしまっており、容量素子24の特性が劣化するという問題点を有している。

【0030】前記に鑑み、本発明は、水素が第1及び第2の層間絶縁膜に形成される導電性プラグ用開口部から

第1の層間絶縁膜の内部を拡散して容量素子の下方に至る事態を防止して、容量素子の特性の劣化を防止することを目的とする。

【0031】

【課題を解決するための手段】前記の目的を達成するため、本発明に係る第1の半導体装置は、第1の不純物拡散層及び第2の不純物拡散層を有する半導体基板上に容量素子を覆うように設けられた第1の層間絶縁膜と、第1の層間絶縁膜上に設けられ、容量下部電極、容量絶縁膜及び容量上部電極からなる容量素子と、第1の層間絶縁膜及び容量素子の上に設けられた第2の層間絶縁膜と、第2の層間絶縁膜上に設けられた配線層と、第1の層間絶縁膜に設けられ、第1の不純物拡散層と容量素子とを接続する第1のプラグと、第1の層間絶縁膜に設けられ、下端が第2の不純物拡散層に接続された第2のプラグと、第2の層間絶縁膜に設けられ、上端が配線層に接続された第3のプラグと、第2のプラグと第3のプラグとの間に設けられた導電性水素透過防止膜とを備えている。

【0032】第1の半導体装置によると、第2のプラグと第3のプラグとの間に導電性水素透過防止膜が設けられているため、第3のプラグが形成される開口部から第2のプラグの内部に向かう水素の侵入経路が遮断される。このため、水素が、第3のプラグが形成される開口部から第2のプラグの内部を通過した後、第1の層間絶縁膜の内部を拡散して容量素子の下方に至り、その後、容量素子の内部に至る事態を防止できるので、容量素子の特性の劣化を防止することができる。

【0033】第1の半導体装置は、容量素子を覆う容量素子被覆水素透過防止膜をさらに備えていることが好ましい。

【0034】このようにすると、水素が、第3のプラグが形成される開口部から第2の層間絶縁膜の内部を拡散して容量素子の上方に至り、その後、容量素子の内部に至る事態を防止することができる。

【0035】第1の半導体装置は、容量素子を覆う容量素子被覆水素透過防止膜と共に、第1の層間絶縁膜と第2の層間絶縁膜との間に設けられた層間膜被覆水素透過防止膜を備えていることが好ましい。

【0036】このようにすると、水素が容量素子の上方から容量素子の内部に至る事態を防止できると共に、水素が、第3のプラグが形成される開口部から、第2の層間絶縁膜の内部及び第1の層間絶縁膜の内部を拡散して容量素子の下方に至り、その後、容量素子の内部に至る事態をも防止することができる。従って、水素が容量素子の内部に至る事態をほぼ完全に防止することができる。

【0037】第1の半導体装置が、容量素子被覆水素透過防止膜及び層間膜被覆水素透過防止膜を備えている場合、容量素子被覆水素透過防止膜と層間膜被覆水素透過防止膜とは同じ工程で形成してもよい。

【0038】第1の半導体装置が、容量素子被覆水素透過防止膜及び層間膜被覆水素透過防止膜を備えている場合、容量素子被覆水素透過防止膜と層間膜被覆水素透過防止膜とは異なる工程で形成してもよい。この場合には、容量素子被覆水素透過防止膜の周縁部は層間膜被覆水素透過防止膜の上に位置していることが好ましい。

【0039】第1の半導体装置は、第1の層間絶縁膜と第2の層間絶縁膜との間に設けられた層間膜被覆水素透過防止膜をさらに備えていることが好ましい。

【0040】このようにすると、水素が、第3のプラグが形成される開口部から、第2の層間絶縁膜の内部及び第1の層間絶縁膜の内部を拡散して容量素子の下方に至り、その後、容量素子の内部に至る事態を防止することができる。

【0041】第1の半導体装置は、導電性水素透過防止膜の上に設けられ、容量下部電極と同じ工程で形成された金属膜と、第1の層間絶縁膜と容量下部電極との間に設けられ、導電性の水素透過防止膜と同じ工程で形成された導電膜とをさらに備えていることが好ましい。

【0042】このようにすると、上層の金属膜と下層の導電性水素透過防止膜とからなる積層膜と、上層の容量下部電極と下層の導電膜とからなる積層膜とを、同じ工程で形成することができるので、工程数の低減を図ることができる。

【0043】本発明に係る第2の半導体装置は、第1の不純物拡散層及び第2の不純物拡散層を有する半導体動素子を覆うように設けられた第1の層間絶縁膜と、第1の層間絶縁膜上に設けられ、容量下部電極、容量絶縁膜及び容量上部電極からなる容量素子と、第1の層間絶縁膜及び容量素子の上に設けられた第2の層間絶縁膜と、第2の層間絶縁膜上に設けられた配線層と、第1の層間絶縁膜に設けられ、第1の不純物拡散層と容量素子とを接続する第1のプラグと、第1の層間絶縁膜に設けられ、下端が第2の不純物拡散層に接続された第2のプラグと、第2の層間絶縁膜に設けられ、上端が配線層に接続された第3のプラグと、第2のプラグと第3のプラグとの間に設けられた第1の導電性水素透過防止膜と、第1の層間絶縁膜と容量素子との間に設けられた第2の導電性水素透過防止膜とを備え、第1の導電性水素透過防止膜と第2の導電性水素透過防止膜とは、協同して第3のプラグが形成される開口部から進入している水素が容量絶縁膜に至ることを防止する。

【0044】第2の半導体装置によると、第1の導電性水素透過防止膜が、水素が第3のプラグが形成される開口部から第2のプラグの内部を通過した後、第1の層間絶縁膜の内部を拡散して容量素子の下方に至る事態を許容したとしても、第2の導電性水素透過防止膜は、容量素子の下方に至った水素が容量素子の内部に侵入する事態を防止する。

【0045】第2の半導体装置において、第1の導電性

水素透過防止膜は、第3のプラグが形成される開口部から進入してくる水素の半導体動素子への到達を許容することが好ましい。

【0046】このようにすると、第3のプラグが形成される開口部から第2のプラグの内部を通過した後、第1の層間絶縁膜の内部を拡散する水素により、半導体動素子の特性を回復することができる。

【0047】本発明に係る第1の半導体装置の製造方法は、第1の不純物拡散層及び第2の不純物拡散層を有する半導体動素子を覆うように第1の層間絶縁膜を堆積する第1の工程と、第1の層間絶縁膜に、下端が第1の不純物拡散層に接続された第1のプラグと、下端が第2の不純物拡散層に接続された第2のプラグとを形成する第2の工程と、第1のプラグの上に容量下部電極、容量絶縁膜及び容量上部電極を順次形成して、容量下部電極、容量絶縁膜及び容量上部電極からなる容量素子を形成すると共に、第1の層間絶縁膜の上に、第2のプラグの上端と接続された第1の導電性水素透過防止膜を形成する第3の工程と、第1の層間絶縁膜の上に、容量素子及び第1の導電性水素透過防止膜を覆う第2の層間絶縁膜を堆積する第4の工程と、第2の層間絶縁膜に、下端が第1の導電性水素透過防止膜と接続された第3のプラグを形成する第5の工程と、第2の層間絶縁膜の上に、第3のプラグの上端と接続された配線層を形成する第6の工程とを備えている。

【0048】第1の半導体装置の製造方法によると、水素が、第3のプラグが形成される開口部から第2のプラグの内部を通過した後、第1の層間絶縁膜の内部を拡散して容量素子の下方に至り、その後、容量素子の内部に至る事態を防止できるので、容量素子の特性の劣化を防止することができる。

【0049】第1の半導体装置の製造方法は、第3の工程と第4の工程との間に、容量素子を覆う容量素子被覆水素透過防止膜を形成する工程をさらに備え、第4の工程は、第2の層間絶縁膜を第1の導電性水素透過防止膜及び容量素子被覆水素透過防止膜を覆うように堆積する工程を含むことが好ましい。

【0050】このようにすると、水素が、第3のプラグが形成される開口部から第2の層間絶縁膜の内部を拡散して容量素子の上方に至り、その後、容量素子の内部に至る事態を防止することができる。

【0051】第1の半導体装置の製造方法は、第3の工程と第4の工程との間に、容量素子、第1の導電性水素透過防止膜及び第1の層間絶縁膜を覆う絶縁性水素透過防止膜を形成する工程をさらに備え、第4の工程は、第2の層間絶縁膜を絶縁性水素透過防止膜の上に堆積する工程を含むことが好ましい。

【0052】このようにすると、水素が、第3のプラグが形成される開口部から第2の層間絶縁膜の内部を拡散して容量素子の上方に至り、その後、容量素子の内部に

至る事態と、水素が、第3のプラグが形成される開口部から、第2の層間絶縁膜の内部及び第1の層間絶縁膜の内部を拡散して容量素子の下方に至り、その後、容量素子の内部に至る事態とを防止することができる。従って、水素が容量素子の内部に至る事態をほぼ完全に防止することができる。

【0053】本発明に係る第2の半導体装置の製造方法は、第1の不純物拡散層及び第2の不純物拡散層を有する半導体能動素子を覆うように第1の層間絶縁膜を堆積する第1の工程と、第1の層間絶縁膜に、下端が第1の不純物拡散層に接続された第1のプラグと、下端が第2の不純物拡散層に接続された第2のプラグとを形成する第2の工程と、第1のプラグの上に容量下部電極を形成すると共に、第2のプラグの上に第1の導電性水素透過防止膜を形成する第3の工程と、第1の層間絶縁膜の上に全面に亘って層間膜被覆水素透過防止膜を堆積する第4の工程と、層間膜被覆水素透過防止膜を平坦化して、容量下部電極及び第1の導電性水素透過防止膜を露出させる第5の工程と、容量下部電極の上に容量絶縁膜及び容量上部電極を形成して、容量下部電極、容量絶縁膜及び容量上部電極よりなる容量素子を形成する第6の工程と、第1の導電性水素透過防止膜、容量素子及び層間膜被覆水素透過防止膜の上に第2の層間絶縁膜を堆積する第7の工程と、第2の層間絶縁膜に、下端が第1の導電性水素透過防止膜と接続された第3のプラグを形成する第8の工程と、第2の層間絶縁膜の上に、第3のプラグの上端と接続された配線層を形成する第9の工程とを備えている。

【0054】第2の半導体装置の製造方法によると、水素が、第3のプラグが形成される開口部から第2のプラグの内部を通過した後、第1の層間絶縁膜の内部を拡散して容量素子の下方に至り、その後、容量素子の内部に至る事態と、水素が、第3のプラグが形成される開口部から第2の層間絶縁膜の内部及び第1の層間絶縁膜の内部を拡散して容量素子の下方に至り、その後、容量素子の内部に至る事態とを防止できるので、容量素子の特性の劣化を防止することができる。

【0055】第2の半導体装置の製造方法は、第6の工程と第7の工程との間に、容量素子を覆う容量素子被覆水素透過防止膜を形成する工程をさらに備え、第7の工程は、第2の層間絶縁膜を、第1の導電性水素透過防止膜、容量素子被覆水素透過防止膜及び層間膜被覆水素透過防止膜の上に堆積する工程を含むことが好ましい。

【0056】このようにすると、水素が、第3のプラグが形成される開口部から第2の層間絶縁膜の内部を拡散して容量素子の上方に至り、その後、容量素子の内部に至る事態をも防止することができるので、水素が容量素子の内部に至る事態をほぼ完全に防止することができる。

【0057】本発明に係る第3の半導体装置の製造方法

は、第1の不純物拡散層及び第2の不純物拡散層を有する半導体能動素子を覆うように第1の層間絶縁膜を堆積する第1の工程と、第1の層間絶縁膜の上に全面に亘って層間膜被覆水素透過防止膜を堆積する工程と、第1の層間絶縁膜及び層間膜被覆水素透過防止膜に、下端が第1の不純物拡散層に接続された第1のプラグと、下端が第2の不純物拡散層に接続された第2のプラグとを形成する第2の工程と、第1のプラグの上に容量下部電極、容量絶縁膜及び容量上部電極を順次形成して容量下部電極、容量絶縁膜及び容量上部電極からなる容量素子を形成すると共に、第2のプラグの上に第1の導電性水素透過防止膜を形成する第3の工程と、層間膜被覆水素透過防止膜、容量素子及び第1の導電性水素透過防止膜の上に第2の層間絶縁膜を堆積する第4の工程と、第2の層間絶縁膜に、下端が第1の導電性水素透過防止膜と接続された第3のプラグを形成する第5の工程と、第2の層間絶縁膜の上に、第3のプラグの上端と接続された配線層を形成する第6の工程とを備えている。

【0058】第3の半導体装置の製造方法によると、水素が、第3のプラグが形成される開口部から第2のプラグの内部を通過した後、第1の層間絶縁膜の内部を拡散して容量素子の下方に至り、その後、容量素子の内部に至る事態と、水素が、第3のプラグが形成される開口部から第2の層間絶縁膜の内部及び第1の層間絶縁膜の内部を拡散して容量素子の下方に至り、その後、容量素子の内部に至る事態とを防止できるので、容量素子の特性の劣化を防止することができる。

【0059】第3の半導体装置の製造方法は、第3の工程と第4の工程との間に、容量素子を覆う容量素子被覆水素透過防止膜を形成する工程をさらに備え、第4の工程は、第2の層間絶縁膜を、第1の導電性水素透過防止膜、容量素子被覆水素透過防止膜及び層間膜被覆水素透過防止膜の上に堆積する工程を含むことが好ましい。

【0060】このようにすると、水素が、第3のプラグが形成される開口部から第2の層間絶縁膜の内部を拡散して容量素子の上方に至り、その後、容量素子の内部に至る事態をも防止することができるので、水素が容量素子の内部に至る事態をほぼ完全に防止することができる。

【0061】第1、第2又は第3の半導体装置の製造方法において、第1の導電性水素透過防止膜を形成する工程は、第1の導電性水素透過防止膜の上に金属膜を容量下部電極と同じ工程で形成する工程を含み、容量下部電極を形成する工程は、第1のプラグと容量下部電極との間に第2の導電性水素透過防止膜を第1の導電性水素透過防止膜と同じ工程で形成する工程を含むことが好ましい。

【0062】このようにすると、上層の金属膜と下層の導電性水素透過防止膜とからなる積層膜と、上層の容量下部電極と下層の導電膜とからなる積層膜とを、同じ工

程で形成することができるので、工程数の低減を図ることができる。

【0063】第1、第2又は第3の半導体装置の製造方法において、第1の導電性水素透過防止膜の上に金属膜を形成すると共に、第1のプラグと容量下部電極との間に第2の導電性水素透過防止膜を形成する場合には、第1の導電性水素透過防止膜と第2の導電性水素透過防止膜とは、協同して第3のプラグが形成される開口部から進入している水素が容量絶縁膜に至ることを防止することが好ましい。

【0064】このようにすると、第1の導電性水素透過防止膜が、水素が第3のプラグが形成される開口部から第2のプラグの内部を通過した後、第1の層間絶縁膜の内部を拡散して容量素子の下方に至る事態を許容したとしても、第2の導電性水素透過防止膜は、容量素子の下方に至った水素が容量素子の内部に侵入する事態を防止する。

【0065】この場合、第1の導電性水素透過防止膜は、第3のプラグが形成される開口部から進入してくる水素の半導体能動素子への到達を許容することが好ましい。

【0066】このようにすると、第3のプラグが形成される開口部から第2のプラグの内部を通過した後、第1の層間絶縁膜の内部を拡散する水素により、半導体能動素子の特性を回復することができる。

【0067】

【発明の実施の形態】（第1の実施形態）以下、本発明の第1の実施形態に係る半導体装置について図1を参照しながら説明する。図1は第1の実施形態に係る半導体装置の断面構造を示している。

【0068】図1に示すように、半導体基板100の上にゲート絶縁膜101を介してゲート電極102が形成されていると共に、半導体基板100の表面部に第1の不純物拡散層103及び第2の不純物拡散層104が形成されており、これらゲート絶縁膜101、ゲート電極102、第1の不純物拡散層103及び第2の不純物拡散層104は半導体能動素子としての電界効果型トランジスタ105を構成している。

【0069】半導体基板100の上には、電界効果型トランジスタ105を覆うようにシリコン酸化膜よりなる第1の層間絶縁膜106が形成されており、該第1の層間絶縁膜106には、下端が第1の不純物拡散層103に接続されたタングステンよりなる第1の導電性プラグ107と、下端が第2の不純物拡散層104に接続されたタングステンよりなる第2の導電性プラグ108とが埋め込まれている。

【0070】第1の層間絶縁膜106の上における第1の導電性プラグ107の上側部分には、白金よりなる容量下部電極111と、 $\text{Sr}_2\text{Bi}_2(\text{Ta}_{2-x}\text{Nb}_x)\text{O}_9$ ($2 \geq x \geq 0$) よりなる容量絶縁膜112と、白金よ

りなる容量上部電極113とが順次形成されており、これら容量下部電極111、容量絶縁膜112及び容量上部電極113は容量素子114を構成している。また、第1の層間絶縁膜106の上における第2の導電性プラグ108の上側部分には、窒化チタンアルミニウムよりなる導電性水素透過防止膜115が形成されている。

【0071】容量素子114、導電性水素透過防止膜115及び第1の層間絶縁膜106を覆うように酸化アルミニウムよりなる絶縁性水素透過防止膜116が形成されている。尚、絶縁性水素透過防止膜116における容量素子114を覆っている部分は容量素子被覆水素透過防止膜を構成していると共に、絶縁性水素透過防止膜116における第1の層間絶縁膜106を覆っている部分は層間膜被覆水素透過防止膜を構成している。

【0072】絶縁性水素透過防止膜116の上にはシリコン酸化膜よりなる第2の層間絶縁膜118が形成されており、第2の層間絶縁膜118には、下端が導電性水素透過防止膜115に接続された第3の導電性プラグ119が埋め込まれている。尚、第3の導電性プラグ119の下端部は絶縁性水素透過防止膜116を貫通して導電性水素透過防止膜115に接続されている。

【0073】第2の層間絶縁膜118の上には、第3の導電性プラグ119の上端に接続された配線層120が形成されている。

【0074】以下、第1の実施形態に係る半導体装置の製造方法について、図2(a)～(d)及び図3(a)～(d)を参照しながら説明する。

【0075】まず、図2(a)に示すように、周知の方法により、半導体基板100に、電界効果型トランジスタ105を構成する、ゲート絶縁膜101、ゲート電極102、第1の不純物拡散層103及び第2の不純物拡散層104を形成した後、例えばCVD法により、半導体基板100の上に電界効果型トランジスタ105を覆うようにシリコン酸化膜よりなる第1の層間絶縁膜106を堆積する。

【0076】次に、例えばRIE (Reactive Ion Etching) 法により、第1の層間絶縁膜106の所定領域に、下端が第1の不純物拡散層103に至る開口部と、下端が第2の不純物拡散層104に至る開口部とを形成した後、例えばCVD法及びCMP法により、これらの開口部にタングステン膜を埋め込むことにより、図2(b)に示すように、下端が第1の不純物拡散層103に接続されたタングステンよりなる第1の導電性プラグ107と、下端が第2の不純物拡散層104に接続されたタングステンよりなる第2の導電性プラグ108とを形成する。

【0077】次に、図2(c)に示すように、第1の導電性プラグ107の上に、白金よりなる容量下部電極111、 $\text{Sr}_2\text{Bi}_2(\text{Ta}_{2-x}\text{Nb}_x)\text{O}_9$ ($2 \geq x \geq 0$) よりなる容量絶縁膜112、及び白金よりなる容量上部電極

113を順次形成する。

【0078】次に、例えばスパッタリング法により、第1の層間絶縁膜106、容量上部電極113及び第2の導電性プラグ108の上に全面に亘って窒化チタンアルミニウム膜を堆積した後、例えばRIE法により窒化チタンアルミニウム膜をパターニングして、図2(d)に示すように、第2の導電性プラグ108の上に導電性水素透過防止膜115を形成する。その後、酸素雰囲気中において熱処理を行なうことにより、容量絶縁膜112を結晶化させて容量素子114を形成する。

【0079】次に、図3(a)に示すように、例えばスパッタリング法又はCVD法により、第1の層間絶縁膜106、容量素子114及び導電性水素透過防止膜115の上に全面に亘って、酸化アルミニウムよりなる絶縁性水素透過防止膜116とシリコン酸化膜よりなる第2の層間絶縁膜118とを順次堆積する。

【0080】次に、図3(b)に示すように、例えばRIE法により、絶縁性水素透過防止膜116及び第2の層間絶縁膜118の所定領域に、下端が導電性水素透過防止膜115に至る開口部119aを形成する。

【0081】次に、例えばCVD法により、第2の層間絶縁膜118の上にタングステン膜を開口部119aが充填されるように堆積した後、例えばCMP法により、タングステン膜における第2の層間絶縁膜118の上に露出している部分を除去して、図3(c)に示すように、下端が導電性水素透過防止膜115に接続する第3の導電性プラグ119を形成する。

【0082】次に、図3(d)に示すように、第2の層間絶縁膜118の上に、第3の導電性プラグ119の上端に接続する配線層120を形成すると、第1の実施形態に係る半導体装置が得られる。

【0083】以下、第1の実施形態に係る半導体装置及びその製造方法の効果について、図4を参照しながら説明する。

【0084】図4は、図3(b)及び(c)に示す工程、つまり、容量素子114を形成した後に開口部119aにタングステン膜を埋め込むための水素雰囲気中での処理工程における水素の主たる侵入経路及び拡散経路を示している。

【0085】まず、水素の侵入経路としては、従来の半導体装置及びその製造方法と同様、第2の層間絶縁膜118の上面から第2の層間絶縁膜118の内部に侵入する経路Aと、第3の導電性プラグ119が形成される開口部119aから第2の層間絶縁膜118の内部に侵入する経路Bとが存在する。

【0086】従来においては、経路A及び経路Bに加えて、第2の導電性プラグ108が形成される開口部から第1の層間絶縁膜106の内部に侵入する経路C(図24を参照)が存在していた。

【0087】しかしながら、第1の実施形態において

は、第2の導電性プラグ108の上に導電性水素透過防止膜115が形成されているため、第3の導電性プラグ119が形成される開口部119aから第2の導電性プラグ108の内部への水素の侵入経路Gは遮断される。

【0088】従って、第1の実施形態によると、第2の導電性プラグ108が形成されている開口部から第1の層間絶縁膜106に水素が侵入する経路C(図24を参照)は存在しない。

【0089】次に、第2の層間絶縁膜118の内部に侵入した水素の拡散経路としては、従来と同様、経路A又は経路Bを経て第2の層間絶縁膜118に侵入した水素が、そのまま第2の層間絶縁膜118の内部を拡散して容量素子114の上方に至る経路Dが存在する。

【0090】しかしながら、容量素子114の上方には、絶縁性水素透過防止膜(容量素子被覆水素透過防止膜)116が形成されているため、経路Dを通して拡散する水素が容量素子114の内部に至ることはない。

【0091】従来においては、経路Dに加えて、第2の層間絶縁膜118に侵入した水素が第1の層間絶縁膜106に拡散した後、第1の層間絶縁膜106の内部を拡散して容量素子114の下方に至る経路E(図24を参照)と、第1の層間絶縁膜106に侵入した水素がそのまま第1の層間絶縁膜106の内部を拡散して容量素子114の下方に至る経路F(図24を参照)とが存在していたため、水素が容量素子114の下方から容量素子114の内部に到達して、容量素子特性が劣化するという問題を有していた。

【0092】しかしながら、第1の実施形態においては、第1の層間絶縁膜106の上に絶縁性水素透過防止膜(層間膜被覆水素透過防止膜)116が形成されているため、第2の層間絶縁膜118に侵入した水素が第1の層間絶縁膜106に拡散する経路Hは遮断されると共に、第1の層間絶縁膜106の内部を拡散して容量素子114の下方に至る経路E(図24を参照)は存在しない。

【0093】また、第2の導電性プラグ108が形成されている開口部から第1の層間絶縁膜106へ水素が侵入しないため、第1の層間絶縁膜106の内部を拡散して容量素子114の下方に至る経路F(図24を参照)も存在しない。

【0094】従って、水素が容量素子114の下方から容量素子114の内部に至る事態が防止されるので、水素による容量素子の特性劣化が防止されて、優れた特性を有する半導体装置が得られる。

【0095】(第1の実施形態の第1変形例)以下、本発明の第1の実施形態の第1変形例に係る半導体装置について図5を参照しながら説明する。図5は第1の実施形態の第1変形例に係る半導体装置の断面構造を示している。

【0096】図5に示すように、半導体基板100の上

にゲート絶縁膜101を介してゲート電極102が形成されていると共に、半導体基板100の表面部に第1の不純物拡散層103及び第2の不純物拡散層104が形成されており、これらゲート絶縁膜101、ゲート電極102、第1の不純物拡散層103及び第2の不純物拡散層104は半導体動素子としての電界効果型トランジスタ105を構成している。

【0097】半導体基板100の上には、電界効果型トランジスタ105を覆うようにシリコン酸化膜よりなる第1の層間絶縁膜106が形成されており、該第1の層間絶縁膜106には、下端が第1の不純物拡散層103に接続されたタングステンよりなる第1の導電性プラグ107と、下端が第2の不純物拡散層104に接続されたタングステンよりなる第2の導電性プラグ108とが埋め込まれている。

【0098】第1の層間絶縁膜106の上における第1の導電性プラグ107の上側部分には、白金よりなる容量下部電極111と、 $\text{Sr}_2\text{Bi}_2(\text{Ta}_{2-x}\text{Nb}_x)\text{O}_9$ ($2 \leq x \leq 0$) よりなる容量絶縁膜112と、白金よりなる容量上部電極113とが順次形成されており、これら容量下部電極111、容量絶縁膜112及び容量上部電極113は容量素子114を構成している。また、第1の層間絶縁膜106の上における第2の導電性プラグ108の上側部分には、窒化チタンアルミニウムよりなる導電性水素透過防止膜115が形成されている。

【0099】そして、第1の層間絶縁膜106の上における導電性水素透過防止膜115及び容量下部電極111により覆われていない領域の上にはシリコン窒化膜よりなる層間膜被覆水素透過防止膜116Aが形成されていると共に、第1の層間絶縁膜106の上には容量素子114を覆うように酸化アルミニウムよりなる容量素子被覆水素透過防止膜117が形成されている。

【0100】導電性水素透過防止膜115及び容量素子被覆水素透過防止膜117の上にはシリコン酸化膜よりなる第2の層間絶縁膜118が形成されており、第2の層間絶縁膜118には、下端が導電性水素透過防止膜115に接続された第3の導電性プラグ119が埋め込まれている。

【0101】第2の層間絶縁膜118の上には、第3の導電性プラグ119の上端に接続された配線層120が形成されている。

【0102】以下、第1の実施形態の第1変形例に係る半導体装置の製造方法について、図6(a)～(d)、図7(a)～(d)及び図8(a)～(d)を参照しながら説明する。

【0103】まず、図6(a)に示すように、周知の方法により、半導体基板100に、電界効果型トランジスタ105を構成する、ゲート絶縁膜101、ゲート電極102、第1の不純物拡散層103及び第2の不純物拡散層104を形成した後、例えばCVD法により、半導体

基板100の上に電界効果型トランジスタ105を覆うようにシリコン酸化膜よりなる第1の層間絶縁膜106を堆積する。

【0104】次に、例えばRIE法により、第1の層間絶縁膜106の所定領域に、下端が第1の不純物拡散層103に至る開口部と、下端が第2の不純物拡散層104に至る開口部とを形成した後、これらの開口部にタングステン膜を埋め込むことにより、図6(b)に示すように、下端が第1の不純物拡散層103に接続されたタングステンよりなる第1の導電性プラグ107と、下端が第2の不純物拡散層104に接続されたタングステンよりなる第2の導電性プラグ108とを形成する。

【0105】次に、図6(c)に示すように、例えばスパッタリング法及びRIE法により、第1の導電性プラグ107の上に白金よりなる容量下部電極111を形成する。

【0106】次に、例えばスパッタリング法により、第1の層間絶縁膜106、容量下部電極111及び第2の導電性プラグ108の上に全面に亘って窒化チタンアルミニウム膜を堆積した後、例えばRIE法により窒化チタンアルミニウム膜をパターニングして、図6(d)に示すように、第2の導電性プラグ108の上に導電性水素透過防止膜115を形成する。尚、容量下部電極111と導電性水素透過防止膜115とはいずれを先に形成してもよい。

【0107】次に、図7(a)に示すように、例えばCVD法により、第1の層間絶縁膜106、容量下部電極111及び導電性水素透過防止膜115の上に全面に亘って、シリコン窒化膜よりなる層間膜被覆水素透過防止膜116Aを堆積した後、図7(b)に示すように、例えばCMP法又はRIE法により、層間膜被覆水素透過防止膜116Aを平坦化して、容量下部電極111及び導電性水素透過防止膜115を露出させる。

【0108】次に、図7(c)に示すように、容量下部電極111の上に $\text{Sr}_2\text{Bi}_2(\text{Ta}_{2-x}\text{Nb}_x)\text{O}_9$ ($2 \leq x \leq 0$) よりなる容量絶縁膜112及び白金よりなる容量上部電極113を順次形成した後、酸素雰囲気中において熱処理を行なうことにより、容量絶縁膜112を結晶化させ容量素子114を形成する。

【0109】次に、図7(d)に示すように、導電性水素透過防止膜115、層間膜被覆水素透過防止膜116A及び容量素子114の上に全面に亘って酸化アルミニウム膜を堆積した後、例えばRIE法により、酸化アルミニウム膜をパターニングして、容量素子114を覆う容量素子被覆水素透過防止膜117を形成する。

【0110】次に、図8(a)に示すように、例えばCVD法により、導電性水素透過防止膜115、層間膜被覆水素透過防止膜116A及び容量素子被覆水素透過防止膜117の上に全面に亘って、シリコン酸化膜よりなる第2の層間絶縁膜118を堆積する。

【0111】次に、図8(b)に示すように、例えばR I E法により、第2の層間絶縁膜118の所定領域に、下端が導電性水素透過防止膜115に至る開口部119aを形成する。

【0112】次に、例えばC V D法により、第2の層間絶縁膜118の上にタングステン膜を開口部119aが充填されるように堆積した後、例えばC M P法により、タングステン膜における第2の層間絶縁膜118の上に露出している部分を除去して、図8(c)に示すように、下端が導電性水素透過防止膜115に接続する第3の導電性プラグ119を形成する。

【0113】次に、図8(d)に示すように、第2の層間絶縁膜118の上に、第3の導電性プラグ119の上端に接続する配線層120を形成すると、第1の実施形態の第1変形例に係る半導体装置が得られる。

【0114】第1の実施形態においては、絶縁性水素透過防止膜116が層間膜被覆水素透過防止膜及び容量素子被覆水素透過防止膜を兼ねていたが、つまり層間膜被覆水素透過防止膜と容量素子被覆水素透過防止膜とが同一の工程により形成されていたが、第1の実施形態の第1変形例においては、層間膜被覆水素透過防止膜116Aと容量素子被覆水素透過防止膜117とは異なる工程により形成されている。

【0115】第1の実施形態の第1変形例においては、第2の導電性プラグ108と第3の導電性プラグ119との間に導電性水素透過防止膜115が設けられ、第1の層間絶縁膜106の上に層間膜被覆水素透過防止膜116Aが設けられ、容量素子を覆うように容量素子被覆水素透過防止膜117が設けられているため、第1の実施形態と同様、水素が容量素子114の下方から容量素子114の内部に至る事態が防止されるので、水素による容量素子の特性劣化が防止されて、優れた特性を有する半導体装置が得られる。

【0116】(第1の実施形態の第2変形例)以下、本発明の第1の実施形態の第2変形例に係る半導体装置について図9を参照しながら説明する。図9は第1の実施形態の第2変形例に係る半導体装置の断面構造を示している。

【0117】図9に示すように、半導体基板100の上にゲート絶縁膜101を介してゲート電極102が形成されていると共に、半導体基板100の表面部に第1の不純物拡散層103及び第2の不純物拡散層104が形成されており、これらゲート絶縁膜101、ゲート電極102、第1の不純物拡散層103及び第2の不純物拡散層104は半導体能動素子としての電界効果型トランジスタ105を構成している。

【0118】半導体基板100の上には、電界効果型トランジスタ105を覆うようにシリコン酸化膜よりなる第1の層間絶縁膜106が形成されていると共に、第1の層間絶縁膜の上にはシリコン窒化膜よりなる層間膜被

覆水素透過防止膜116Aが形成されている。

【0119】第1の層間絶縁膜106及び層間膜被覆水素透過防止膜116Aには、下端が第1の不純物拡散層103に接続されたタングステンよりなる第1の導電性プラグ107と、下端が第2の不純物拡散層104に接続されたタングステンよりなる第2の導電性プラグ108とが埋め込まれている。

【0120】層間膜被覆水素透過防止膜116Aの上における第1の導電性プラグ107の上側部分には、白金よりなる容量下部電極111と、 $\text{Sr}_2\text{Bi}_2(\text{Ta}_{2-x}\text{Nb}_x)\text{O}_9$ ($2 \leq x \leq 0$)よりなる容量絶縁膜112と、白金よりなる容量上部電極113とが順次形成されており、これら容量下部電極111、容量絶縁膜112及び容量上部電極113は容量素子114を構成している。また、層間膜被覆水素透過防止膜116Aの上における第2の導電性プラグ108の上側部分には、窒化チタンアルミニウムよりなる導電性水素透過防止膜115が形成されている。

【0121】そして、層間膜被覆水素透過防止膜116Aの上には容量素子114を覆うように酸化アルミニウムよりなる容量素子被覆水素透過防止膜117が形成されている。

【0122】導電性水素透過防止膜115、層間膜被覆水素透過防止膜116A及び容量素子被覆水素透過防止膜117の上にはシリコン酸化膜よりなる第2の層間絶縁膜118が形成されており、第2の層間絶縁膜118には、下端が導電性水素透過防止膜115に接続された第3の導電性プラグ119が埋め込まれている。

【0123】第2の層間絶縁膜118の上には、第3の導電性プラグ119の上端に接続された配線層120が形成されている。

【0124】以下、第1の実施形態の第2変形例に係る半導体装置の製造方法について、図10(a)～(d)及び図11(a)～(d)を参照しながら説明する。

【0125】まず、図10(a)に示すように、周知の方法により、半導体基板100に、電界効果型トランジスタ105を構成する、ゲート絶縁膜101、ゲート電極102、第1の不純物拡散層103及び第2の不純物拡散層104を形成した後、例えばC V D法により、半導体基板100の上に電界効果型トランジスタ105を覆うようにシリコン酸化膜よりなる第1の層間絶縁膜106を堆積し、その後、例えばC V D法により、第1の層間絶縁膜106の上にシリコン窒化膜よりなる層間膜被覆水素透過防止膜116Aを堆積する。

【0126】次に、例えばR I E法により、層間膜被覆水素透過防止膜116A及び第1の層間絶縁膜106の所定領域に、下端が第1の不純物拡散層103に至る開口部と、下端が第2の不純物拡散層104に至る開口部とを形成した後、これらの開口部にタングステン膜を埋め込むことにより、図10(b)に示すように、下端が第

1の不純物拡散層103に接続されたタングステンよりなる第1の導電性プラグ107と、下端が第2の不純物拡散層104に接続されたタングステンよりなる第2の導電性プラグ108とを形成する。

【0127】次に、図10(c)に示すように、層間膜被覆水素透過防止膜116Aの上における第1の導電性プラグ107の上側部分に、白金よりなる容量下部電極111、 $\text{Sr}_2\text{Bi}_2(\text{Ta}_{2-x}\text{Nb}_x)\text{O}_9$ ($2 \leq x \leq 0$)よりなる容量絶縁膜112及び白金よりなる容量上部電極113を形成する。

【0128】次に、例えばスパッタリング法により、層間膜被覆水素透過防止膜116A、容量上部電極113及び第2の導電性プラグ108の上に全面に亘って窒化チタンアルミニウム膜を堆積した後、例えばRIE法により窒化チタンアルミニウム膜をパターニングして、第2の導電性プラグ108の上に導電性水素透過防止膜115を形成する。その後、酸素雰囲気中において熱処理を行なうことにより、容量絶縁膜112を結晶化させ容量素子114を形成する。尚、容量下部電極111、容量絶縁膜112及び容量上部電極113と、導電性水素透過防止膜115とは、いずれを先に形成してもよい。

【0129】次に、図10(d)に示すように、導電性水素透過防止膜115、層間膜被覆水素透過防止膜116A及び容量素子114の上に全面に亘って酸化アルミニウム膜を堆積した後、例えばRIE法により、酸化アルミニウム膜をパターニングして、容量素子114を覆う容量素子被覆水素透過防止膜117を形成する。

【0130】次に、図11(a)に示すように、例えばCVD法により、導電性水素透過防止膜115、層間膜被覆水素透過防止膜116A及び容量素子被覆水素透過防止膜117の上に全面に亘って、シリコン酸化膜よりなる第2の層間絶縁膜118を堆積する。

【0131】次に、図11(b)に示すように、例えばRIE法により、第2の層間絶縁膜118の所定領域に、下端が導電性水素透過防止膜115に至る開口部119aを形成する。

【0132】次に、例えばCVD法により、第2の層間絶縁膜118の上にタングステン膜を開口部119aが充填されるように堆積した後、例えばCMP法により、タングステン膜における第2の層間絶縁膜118の上に露出している部分を除去して、図11(c)に示すように、下端が導電性水素透過防止膜115に接続する第3の導電性プラグ119を形成する。

【0133】次に、図11(d)に示すように、第2の層間絶縁膜118の上に、第3の導電性プラグ119の上端に接続する配線層120を形成すると、第1の実施形態の第2変形例に係る半導体装置が得られる。

【0134】第1の実施形態においては、絶縁性水素透過防止膜116が層間膜被覆水素透過防止膜及び容量素子被覆水素透過防止膜を兼ねていたが、つまり層間膜被

覆水素透過防止膜と容量素子被覆水素透過防止膜とが同一の工程により形成されていたが、第1の実施形態の第2変形例においては、層間膜被覆水素透過防止膜116Aと容量素子被覆水素透過防止膜117とは異なる工程により形成されている。

【0135】第1の実施形態の第2変形例においては、第2の導電性プラグ108と第3の導電性プラグ119との間に導電性水素透過防止膜115が設けられ、第1の層間絶縁膜106の上に層間膜被覆水素透過防止膜116Aが設けられ、容量素子を覆うように容量素子被覆水素透過防止膜117が設けられているため、第1の実施形態と同様、水素が容量素子114の下方から容量素子114の内部に至る事態が防止されるので、水素による容量素子の特性劣化が防止されて、優れた特性を有する半導体装置が得られる。

【0136】(第2の実施形態)以下、本発明の第2の実施形態に係る半導体装置について図12を参照しながら説明する。図12は第2の実施形態に係る半導体装置の断面構造を示している。

【0137】図12に示すように、半導体基板100の上にゲート絶縁膜101を介してゲート電極102が形成されていると共に、半導体基板100の表面部に第1の不純物拡散層103及び第2の不純物拡散層104が形成されており、これらゲート絶縁膜101、ゲート電極102、第1の不純物拡散層103及び第2の不純物拡散層104は半導体能動素子としての電界効果型トランジスタ105を構成している。

【0138】半導体基板100の上には、電界効果型トランジスタ105を覆うようにシリコン酸化膜よりなる第1の層間絶縁膜106が形成されており、該第1の層間絶縁膜106には、下端が第1の不純物拡散層103に接続されたタングステンよりなる第1の導電性プラグ107と、下端が第2の不純物拡散層104に接続されたタングステンよりなる第2の導電性プラグ108とが埋め込まれている。

【0139】第1の層間絶縁膜106の上における第1の導電性プラグ107の上側部分には、窒化チタンアルミニウムよりなる導電膜109と、白金よりなる容量下部電極111と、 $\text{Sr}_2\text{Bi}_2(\text{Ta}_{2-x}\text{Nb}_x)\text{O}_9$ ($2 \leq x \leq 0$)よりなる容量絶縁膜112と、白金よりなる容量上部電極113とが順次形成されており、これら容量下部電極111、容量絶縁膜112及び容量上部電極113は容量素子114を構成している。また、第1の層間絶縁膜106の上における第2の導電性プラグ108の上側部分には、窒化チタンアルミニウムよりなる導電性水素透過防止膜115と、白金よりなる金属膜110とが順次形成されている。

【0140】容量素子114、金属膜110及び第1の層間絶縁膜106を覆うように酸化アルミニウムよりなる絶縁性水素透過防止膜116が形成されている。尚、

絶縁性水素透過防止膜116における容量素子114を覆っている部分は容量素子被覆水素透過防止膜を構成していると共に、絶縁性水素透過防止膜116における第1の層間絶縁膜106を覆っている部分は層間膜被覆水素透過防止膜を構成している。

【0141】絶縁性水素透過防止膜116の上にはシリコン酸化膜よりなる第2の層間絶縁膜118が形成されており、第2の層間絶縁膜118には、下端が金属膜110に接続された第3の導電性プラグ119が埋め込まれている。尚、第3の導電性プラグ119の下端部は絶縁性水素透過防止膜116を貫通して金属膜110に接続されている。

【0142】第2の層間絶縁膜118の上には、第3の導電性プラグ119の上端に接続された配線層120が形成されている。

【0143】以下、第2の実施形態に係る半導体装置の製造方法について、図13(a)～(d)及び図14(a)～(d)を参照しながら説明する。

【0144】まず、図13(a)に示すように、周知の方法により、半導体基板100に、電界効果型トランジスタ105を構成する、ゲート絶縁膜101、ゲート電極102、第1の不純物拡散層103及び第2の不純物拡散層104を形成した後、例えばCVD法により、半導体基板100の上に電界効果型トランジスタ105を覆うようにシリコン酸化膜よりなる第1の層間絶縁膜106を堆積する。

【0145】次に、例えばRIE法により、第1の層間絶縁膜106の所定領域に、下端が第1の不純物拡散層103に至る開口部と、下端が第2の不純物拡散層104に至る開口部とを形成した後、例えばCVD法及びCMP法により、これらの開口部にタングステン膜を埋め込むことにより、図13(b)に示すように、下端が第1の不純物拡散層103に接続されたタングステンよりなる第1の導電性プラグ107と、下端が第2の不純物拡散層104に接続されたタングステンよりなる第2の導電性プラグ108とを形成する。

【0146】次に、図13(c)に示すように、例えばスパッタリング法により、第1の層間絶縁膜106、第1の導電性プラグ107及び第2の導電性プラグ108の上に全面に亘って窒化チタンアルミニウム及び白金膜を順次堆積した後、例えばRIE法により、これら窒化チタンアルミニウム及び白金膜をパターニングして、第1の導電性プラグ107の上に、窒化チタンアルミニウム膜よりなる導電膜109及び白金膜よりなる容量下部電極111を形成すると共に、第2の導電性プラグ108の上に、窒化チタンアルミニウム膜よりなる導電性水素透過防止膜115及び白金膜よりなる金属膜110を形成する。

【0147】次に、図13(d)に示すように、容量下部電極111の上に、 $\text{Sr}_2\text{Bi}_2(\text{Ta}_{2-x}\text{Nb}_x)\text{O}_9$ (2

$\geq x \geq 0$)よりなる容量絶縁膜112及び白金よりなる容量上部電極113を順次形成した後、酸素雰囲気中において熱処理を行なうことにより、容量絶縁膜112を結晶化させて容量素子114を形成する。

【0148】次に、図14(a)に示すように、例えばスパッタリング法又はCVD法により、第1の層間絶縁膜106、容量素子114及び金属膜110の上に全面に亘って、酸化アルミニウムよりなる絶縁性水素透過防止膜116とシリコン酸化膜よりなる第2の層間絶縁膜118とを順次堆積する。

【0149】次に、図14(b)に示すように、例えばRIE法により、絶縁性水素透過防止膜116及び第2の層間絶縁膜118の所定領域に、下端が金属膜110に至る開口部119aを形成する。

【0150】次に、例えばCVD法により、第2の層間絶縁膜118の上にタングステン膜を開口部119aが充填されるように堆積した後、例えばCMP法により、タングステン膜における第2の層間絶縁膜118の上に露出している部分を除去して、図14(c)に示すように、下端が金属膜110に接続する第3の導電性プラグ119を形成する。

【0151】次に、図14(d)に示すように、第2の層間絶縁膜118の上に、第3の導電性プラグ119の上端に接続する配線層120を形成すると、第2の実施形態に係る半導体装置が得られる。

【0152】以下、第2の実施形態に係る半導体装置及びその製造方法の効果について、図15を参照しながら説明する。

【0153】図15は、図14(b)及び(c)に示す工程、つまり、容量素子114を形成した後に開口部119aにタングステン膜を埋め込むための水素雰囲気中での処理工程における水素の主たる侵入経路及び拡散経路を示している。

【0154】まず、水素の侵入経路としては、従来の半導体装置及びその製造方法と同様、第2の層間絶縁膜118の上面から第2の層間絶縁膜118の内部に侵入する経路Aと、第3の導電性プラグ119が形成される開口部119aから第2の層間絶縁膜118の内部に侵入する経路Bとが存在する。

【0155】従来においては、経路A及び経路Bに加えて、第2の導電性プラグ108が形成される開口部から第1の層間絶縁膜106の内部に侵入する経路C(図24を参照)が存在していた。

【0156】しかしながら、第2の実施形態においては、第2の導電性プラグ108の上に導電性水素透過防止膜115が形成されているため、第3の導電性プラグ119が形成される開口部119aから第2の導電性プラグ108の内部への水素の侵入経路Gは遮断される。

【0157】従って、第2の実施形態によると、第2の導電性プラグ108が形成されている開口部から第1の

層間絶縁膜106に水素が侵入する経路C(図24を参照)は存在しない。

【0158】次に、第2の層間絶縁膜118の内部に侵入した水素の拡散経路としては、従来と同様、経路A又は経路Bを経て第2の層間絶縁膜118に侵入した水素が、そのまま第2の層間絶縁膜118の内部を拡散して容量素子114の上方に至る経路Dが存在する。

【0159】しかしながら、容量素子114の上方には、絶縁性水素透過防止膜(容量素子被覆水素透過防止膜)116が形成されているため、経路Dを通して拡散する水素が容量素子114の内部に至ることはない。

【0160】また、従来においては、経路Dに加えて、第2の層間絶縁膜118に侵入した水素が第1の層間絶縁膜106に拡散した後、第1の層間絶縁膜106の内部を拡散して容量素子114の下方に至る経路E(図24を参照)と、第1の層間絶縁膜106に侵入した水素がそのまま第1の層間絶縁膜106の内部を拡散して容量素子114の下方に至る経路F(図24を参照)とが存在していたため、水素が容量素子114の下方から容量素子114の内部に到達して、容量素子特性が劣化するという問題を有していた。

【0161】しかしながら、第2の実施形態においては、第1の層間絶縁膜106の上に絶縁性水素透過防止膜(層間膜被覆水素透過防止膜)116が形成されているため、第2の層間絶縁膜118に侵入した水素が第1の層間絶縁膜106に拡散する経路Hは遮断されると共に、第1の層間絶縁膜106の内部を拡散して容量素子114の下方に至る経路E(図24を参照)は存在しない。

【0162】また、第2の導電性プラグ108が形成されている開口部から第1の層間絶縁膜106へ水素が侵入しないため、第1の層間絶縁膜106の内部を拡散して容量素子114の下方に至る経路F(図24を参照)も存在しない。

【0163】従って、水素が容量素子114の下方から容量素子114の内部に至る事態が防止されるので、水素による容量素子の特性劣化が防止されて、優れた特性を有する半導体装置が得られる。

【0164】ところで、第1の実施形態においては、容量下部電極111と導電性水素透過防止膜115とを別個にパターニングする必要があったが、第2の実施形態においては、第1の層間絶縁膜106、第1の導電性プラグ107及び第2の導電性プラグ108の上に堆積されている、窒化チタンアルミニウム(下層)及び白金膜(上層)よりなる積層膜をパターニングして、窒化チタンアルミニウム膜よりなる導電膜109及び白金膜よりなる容量下部電極111と、窒化チタンアルミニウム膜よりなる導電性水素透過防止膜115及び白金膜よりなる金属膜110を形成することができるので、製造工程を簡略化することができる。

【0165】尚、第2の実施形態においては、第1の実施形態における容量下部電極111の下に導電膜109を形成すると共に、第1の実施形態における導電性水素透過防止膜115の上に金属膜110を形成したが、第1の実施形態の第1又は第2の変形例における容量下部電極111の下に導電膜109を形成すると共に、第1の実施形態の第1又は第2の変形例における導電性水素透過防止膜115の上に金属膜110を形成してもよい。

【0166】また、第2の実施形態においては、導電性水素透過防止膜115の膜厚は、水素の透過をほぼ完全に防止できる最小の膜厚よりも厚いが、これに代えて、導電性水素透過防止膜115の膜厚を、水素の透過をほぼ完全に防止できる最小の膜厚よりも薄く、且つ水素の透過をほぼ完全に防止できる最小の膜厚の2分の1以上に設定してもよい。

【0167】このようにすると、容量下部電極111の下には、導電性水素透過防止膜115と同じ工程で形成され水素透過防止機能を有する導電膜109が設けられているため、導電性水素透過防止膜(第1の導電性水素透過防止膜)115と導電膜109(第2の導電性水素透過防止膜)とは、協同して第3の導電性プラグ119が形成される開口部119aから進入している水素が容量素子114に至ることを防止する。

【0168】また、導電性水素透過防止膜(第1の導電性水素透過防止膜)115は、第3の導電性プラグ119が形成される開口部119aから進入してくる水素が電界効果型トランジスタ105に至ることを許容する。

【0169】(第3の実施形態)以下、本発明の第3の実施形態に係る半導体装置について図16を参照しながら説明する。図16は第3の実施形態に係る半導体装置の断面構造を示している。

【0170】図16に示すように、半導体基板100の上にはゲート絶縁膜101を介してゲート電極102が形成されていると共に、半導体基板100の表面部に第1の不純物拡散層103及び第2の不純物拡散層104が形成されており、これらゲート絶縁膜101、ゲート電極102、第1の不純物拡散層103及び第2の不純物拡散層104は半導体能動素子としての電界効果型トランジスタ105を構成している。

【0171】半導体基板100の上には、電界効果型トランジスタ105を覆うようにシリコン酸化膜よりなる第1の層間絶縁膜106が形成されており、該第1の層間絶縁膜106には、下端が第1の不純物拡散層103に接続されたタングステンよりなる第1の導電性プラグ107と、下端が第2の不純物拡散層104に接続されたタングステンよりなる第2の導電性プラグ108とが埋め込まれている。

【0172】第1の層間絶縁膜106の上における第1の導電性プラグ107の上側部分には、窒化チタンアル

ミニウムよりなる導電膜（第2の導電性水素透過防止膜）109と、白金よりなる容量下部電極111と、 $\text{Sr}_2\text{Bi}_2(\text{Ta}_{2-x}\text{Nb}_x)\text{O}_9$ ($2 \leq x \leq 0$) よりなる容量絶縁膜112と、白金よりなる容量上部電極113とが順次形成されており、これら容量下部電極111、容量絶縁膜112及び容量上部電極113は容量素子114を構成している。また、第1の層間絶縁膜106の上における第2の導電性プラグ108の上側部分には、窒化チタンアルミニウムよりなる導電性水素透過防止膜（第1の導電性水素透過防止膜）115と、白金よりなる金属膜110とが順次形成されている。

【0173】そして、第1の層間絶縁膜106の上における導電性水素透過防止膜115及び導電膜109により覆われていない領域の上にはシリコン窒化膜よりなる層間膜被覆水素透過防止膜116Aが形成されていると共に、層間膜被覆水素透過防止膜116Aの上には容量素子114を覆うように酸化アルミニウムよりなる容量素子被覆水素透過防止膜117が形成されている。

【0174】金属膜110及び容量素子被覆水素透過防止膜117の上にはシリコン酸化膜よりなる第2の層間絶縁膜118が形成されており、第2の層間絶縁膜118には、下端が金属膜110に接続された第3の導電性プラグ119が埋め込まれている。

【0175】第2の層間絶縁膜118の上には、第3の導電性プラグ119の上端に接続された配線層120が形成されている。

【0176】第3の実施形態においては、導電性水素透過防止膜115の膜厚は、水素の透過をほぼ完全に防止できる最小の膜厚よりも薄く、且つ水素の透過をほぼ完全に防止できる最小の膜厚の2分の1以上に設定されていると共に、容量下部電極111の下には水素透過防止機能を有する窒化チタンアルミニウムよりなる導電膜109が設けられている。

【0177】従って、導電性水素透過防止膜（第1の導電性水素透過防止膜）115と導電膜109（第2の導電性水素透過防止膜）とは、協同して第3の導電性プラグ119が形成される開口部119aから進入している水素が容量素子114に至ることを防止する。

【0178】また、導電性水素透過防止膜（第1の導電性水素透過防止膜）115は、第3の導電性プラグ119が形成される開口部119aから進入してくる水素が電界効果型トランジスタ105に至ることを許容する。

【0179】以下、第3の実施形態に係る半導体装置の製造方法について、図17(a)～(d)、図18(a)～(d)及び図19(a)～(c)を参照しながら説明する。

【0180】まず、図17(a)に示すように、周知の方法により、半導体基板100に、電界効果型トランジスタ105を構成する、ゲート絶縁膜101、ゲート電極102、第1の不純物拡散層103及び第2の不純物拡散層104を形成した後、例えばCVD法により、半導

体基板100の上に電界効果型トランジスタ105を覆うようにシリコン酸化膜よりなる第1の層間絶縁膜106を堆積する。

【0181】次に、例えばRIE法により、第1の層間絶縁膜106の所定領域に、下端が第1の不純物拡散層103に至る開口部と、下端が第2の不純物拡散層104に至る開口部とを形成した後、これらの開口部にタングステン膜を埋め込むことにより、図17(b)に示すように、下端が第1の不純物拡散層103に接続されたタングステンよりなる第1の導電性プラグ107と、下端が第2の不純物拡散層104に接続されたタングステンよりなる第2の導電性プラグ108とを形成する。

【0182】次に、図17(c)に示すように、例えばスパッタリング法により、第1の導電性プラグ107、第2の導電性プラグ108及び第1の層間絶縁膜106の上に全面に亘って、窒化チタンアルミニウム膜及び白金膜を順次堆積した後、例えばRIE法により、白金膜及び窒化チタンアルミニウム膜をパターニングして、第1の導電性プラグ107の上に、窒化チタンアルミニウム膜よりなる導電膜109及び白金膜よりなる容量下部電極111を形成すると共に、第2の導電性プラグ108の上に、窒化チタンアルミニウム膜よりなる導電性水素透過防止膜115及び白金膜よりなる金属膜110を形成する。尚、導電性水素透過防止膜115及び導電膜109となる窒化チタンアルミニウム膜の膜厚は、水素の透過をほぼ完全に防止できる最小の膜厚よりも薄く、且つ水素の透過をほぼ完全に防止できる最小の膜厚の2分の1以上に設定されている。

【0183】次に、図17(d)に示すように、例えばCVD法により、第1の層間絶縁膜106、容量下部電極111及び金属膜110の上に全面に亘って、シリコン窒化膜よりなる層間膜被覆水素透過防止膜116Aを堆積した後、図18(a)に示すように、例えばCMP法又はRIE法により、層間膜被覆水素透過防止膜116Aを平坦化して、容量下部電極111及び金属膜110を露出させる。

【0184】次に、図18(b)に示すように、容量下部電極111の上に $\text{Sr}_2\text{Bi}_2(\text{Ta}_{2-x}\text{Nb}_x)\text{O}_9$ ($2 \leq x \leq 0$) よりなる容量絶縁膜112及び白金よりなる容量上部電極113を順次形成した後、酸素雰囲気中において熱処理を行なうことにより、容量絶縁膜112を結晶化させ容量素子114を形成する。

【0185】次に、図18(c)に示すように、金属膜110、層間膜被覆水素透過防止膜116A及び容量素子114の上に全面に亘って酸化アルミニウム膜を堆積した後、例えばRIE法により、酸化アルミニウム膜をパターニングして、容量素子114を覆う容量素子被覆水素透過防止膜117を形成する。

【0186】次に、図18(d)に示すように、例えばCVD法により、金属膜110、層間膜被覆水素透過防止

膜116A及び容量素子被覆水素透過防止膜117の上に全面に亘って、シリコン酸化膜よりなる第2の層間絶縁膜118を堆積する。

【0187】次に、図19(a)に示すように、例えばRIE法により、第2の層間絶縁膜118の所定領域に、下端が金属膜110に至る開口部119aを形成する。

【0188】次に、例えばCVD法により、第2の層間絶縁膜118の上にタングステン膜を開口部119aが充填されるように堆積した後、例えばCMP法により、タングステン膜における第2の層間絶縁膜118の上に露出している部分を除去して、図19(b)に示すように、下端が金属膜110に接続する第3の導電性プラグ119を形成する。

【0189】次に、図19(c)に示すように、第2の層間絶縁膜118の上に、第3の導電性プラグ119の上端に接続する配線層120を形成すると、第2の実施形態に係る半導体装置が得られる。

【0190】以下、第3の実施形態に係る半導体装置及びその製造方法の効果について、図20を参照しながら説明する。

【0191】図20は、図19(a)及び(b)に示す工程、つまり、容量素子114を形成した後に開口部119aにタングステン膜を埋め込むための水素雰囲気中での処理工程における水素の主たる侵入経路及び拡散経路を示している。

【0192】まず、水素の侵入経路としては、従来の半導体装置及びその製造方法と同様、第2の層間絶縁膜118の上面から第2の層間絶縁膜118の内部に侵入する経路Aと、第3の導電性プラグ119が形成される開口部119aから第2の層間絶縁膜118の内部に侵入する経路Bとが存在する。

【0193】第3の実施形態においては、第2の導電性プラグ108の上に形成されている導電性水素透過防止膜115の膜厚は、水素の透過をほぼ完全に防止できる最小の膜厚よりも薄いので、水素は、第3の導電性プラグ119が形成される開口部119aから導電性水素透過防止膜115を通過して第2の導電性プラグ108の内部に侵入するので、水素が第2の導電性プラグ108を通過して第1の層間絶縁膜106に侵入する経路Cが存在する。

【0194】次に、第2の層間絶縁膜118の内部に侵入した水素の拡散経路としては、従来と同様、経路A又は経路Bを経て第2の層間絶縁膜118に侵入した水素が、そのまま第2の層間絶縁膜118の内部を拡散して容量素子114の上方に至る経路Dが存在する。

【0195】しかしながら、容量素子114の上方には、容量素子被覆水素透過防止膜117が形成されているため、経路Dを通過して拡散する水素が容量素子114の内部に至ることはない。

【0196】従来においては、経路Dに加えて、第2の

層間絶縁膜118に侵入した水素が第1の層間絶縁膜106に拡散した後、第1の層間絶縁膜106の内部を拡散して容量素子114の下方に至る経路E(図24を参照)と、第1の層間絶縁膜106に侵入した水素がそのまま第1の層間絶縁膜106の内部を拡散して容量素子114の下方に至る経路F(図24を参照)とが存在していたため、水素が容量素子114の下方から容量素子114の内部に到達して、容量素子特性が劣化するという問題を有していた。

【0197】しかしながら、第3の実施形態においては、第1の層間絶縁膜106の上に層間膜被覆水素透過防止膜116Aが形成されているため、第2の層間絶縁膜118に侵入した水素が第1の層間絶縁膜106に拡散する経路Hは遮断されると共に、第1の層間絶縁膜106の内部を拡散して容量素子114の下方に至る経路E(図24を参照)は存在しない。

【0198】ところで、前述のように、水素が第2の導電性プラグ108を通過して第1の層間絶縁膜106に侵入する経路Cが存在するので、該水素が第1の層間絶縁膜106の内部を拡散して容量素子114の下方に至る経路Fが存在する。

【0199】しかしながら、導電性水素透過防止膜115及び導電膜109の膜厚は、水素の透過をほぼ完全に防止できる最小の膜厚の2分の1以上に設定されているため、導電性水素透過防止膜115と導電膜109とは協同して水素の透過をほぼ完全に防止できるので、経路Fを通過して容量素子114の下方に到達した水素は、導電膜109によりほぼ完全に阻止されて、容量素子114の内部に至ることはない。

【0200】従って、水素が容量素子114の下方から容量素子114の内部に至る事態が防止されるので、水素による容量素子114の特性劣化が防止されて、優れた特性を有する半導体装置が得られる。

【0201】ところで、導電性水素透過防止膜115の膜厚が、水素の透過をほぼ完全に防止できる最小の膜厚以上である場合には、配線層120を形成した後に電界効果トランジスタ105の特性回復を目的として水素雰囲気中での熱処理を行なった際に、水素が導電性水素透過防止膜115に遮断されて第1の層間絶縁膜106の内部に侵入しないため、水素が電界効果トランジスタ105に供給されないため、電界効果型トランジスタ105の特性の回復が困難になる。

【0202】しかしながら、第3の実施形態においては、前述のように、導電性水素透過防止膜115の膜厚が、水素の透過をほぼ完全に防止できる最小の膜厚よりも薄いので、水素が第2の導電性プラグ108を通過して第1の層間絶縁膜106に侵入する経路Cが存在するので、電界効果トランジスタ105の特性回復を目的として水素雰囲気中での熱処理を行なった際に、水素が電界効果トランジスタ105に供給されて、電界効果型ト

ランジスタ105の特性を回復させることができる。

【0203】尚、第1～第3の実施形態においては、容量絶縁膜112を結晶化するための熱処理工程において、第1の導電性プラグ107又は第2の導電性プラグ108が酸化することを防止するため、第1の導電性プラグ107と容量下部電極111（若しくは導電膜109）との間、又は第2の導電性プラグ108と導電性水素透過防止膜115との間に、導電性の酸素透過防止層が設けられていてもよい。

【0204】また、導電性水素透過防止膜115としては、窒化チタンアルミニウム膜を用いたが、これに代えて、窒化チタン膜等のように水素透過防止能を有する導電性膜を用いてもよい。

【0205】また、絶縁性水素透過防止膜116、層間膜被覆水素透過防止膜116A又は容量素子被覆水素透過防止膜117としては、酸化アルミニウム膜又はシリコン窒化膜を用いたが、これに代えて、水素透過防止機能を有する他の材料を用いてもよい。

【0206】また、容量絶縁膜112の材料としては、 $\text{Sr}_2\text{Bi}_2(\text{Ta}_{2-x}\text{Nb}_x)\text{O}_9$ （ $2 \geq x \geq 0$ ）を用いたが、これに代えて、ビスマス層状ペロブスカイト構造を有する他の化合物、チタン酸ジルコン酸鉛、チタン酸バリウムストロンチウム又は酸化タンタル等を用いてもよい。

【0207】さらに、容量素子114を構成する、容量下部電極111、容量絶縁膜112及び容量上部電極113の各大きさ又は互いの配置関係については、単なる一例を示しているに過ぎず、適宜変更可能である。

【0208】

【発明の効果】本発明に係る半導体装置又はその製造方法によると、第2のプラグと第3のプラグとの間に導電性水素透過防止膜が設けられているため、水素が、第3のプラグが形成される開口部から第2のプラグの内部を通過した後、第1の層間絶縁膜の内部を拡散して容量素子の下方に至り、その後、容量素子の内部に至る事態を防止できるので、容量素子の特性の劣化を防止することができる。

【図面の簡単な説明】

【図1】第1の実施形態に係る半導体装置の断面図である。

【図2】(a)～(d)は、第1の実施形態に係る半導体装置の製造方法の各工程を示す断面図である。

【図3】(a)～(d)は、第1の実施形態に係る半導体装置の製造方法の各工程を示す断面図である。

【図4】第1の実施形態に係る半導体装置の効果を説明する図である。

【図5】第1の実施形態の第1変形例に係る半導体装置の断面図である。

【図6】(a)～(d)は、第1の実施形態の第1変形例に係る半導体装置の製造方法の各工程を示す断面図であ

る。

【図7】(a)～(d)は、第1の実施形態の第1変形例に係る半導体装置の製造方法の各工程を示す断面図である。

【図8】(a)～(d)は、第1の実施形態の第1変形例に係る半導体装置の製造方法の各工程を示す断面図である。

【図9】第1の実施形態の第2変形例に係る半導体装置の断面図である。

【図10】(a)～(d)は、第1の実施形態の第2変形例に係る半導体装置の製造方法の各工程を示す断面図である。

【図11】(a)～(d)は、第1の実施形態の第2変形例に係る半導体装置の製造方法の各工程を示す断面図である。

【図12】第2の実施形態に係る半導体装置の断面図である。

【図13】(a)～(d)は、第2の実施形態に係る半導体装置の製造方法の各工程を示す断面図である。

【図14】(a)～(d)は、第2の実施形態に係る半導体装置の製造方法の各工程を示す断面図である。

【図15】第2の実施形態に係る半導体装置の効果を説明する図である。

【図16】第3の実施形態に係る半導体装置の断面図である。

【図17】(a)～(d)は、第3の実施形態に係る半導体装置の製造方法の各工程を示す断面図である。

【図18】(a)～(d)は、第3の実施形態に係る半導体装置の製造方法の各工程を示す断面図である。

【図19】(a)～(c)は、第3の実施形態に係る半導体装置の製造方法の各工程を示す断面図である。

【図20】第3の実施形態に係る半導体装置の効果を説明する図である。

【図21】従来の半導体装置の断面図である。

【図22】(a)～(d)は、従来の半導体装置の製造方法の各工程を示す断面図である。

【図23】(a)～(c)は、従来の半導体装置の製造方法の各工程を示す断面図である。

【図24】従来の半導体装置の問題点を説明する図である。

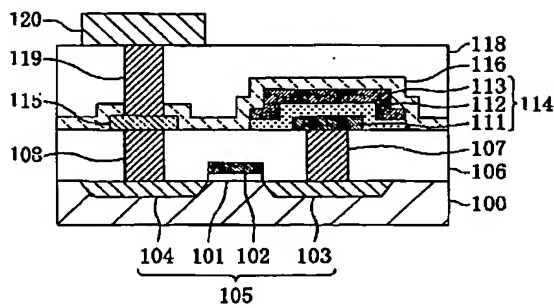
【符号の説明】

- 100 半導体基板
- 101 ゲート絶縁膜
- 102 ゲート電極
- 103 第1の不純物拡散層
- 104 第2の不純物拡散層
- 105 電界効果型トランジスタ
- 106 第1の層間絶縁膜
- 107 第1の導電性プラグ
- 108 第2の導電性プラグ

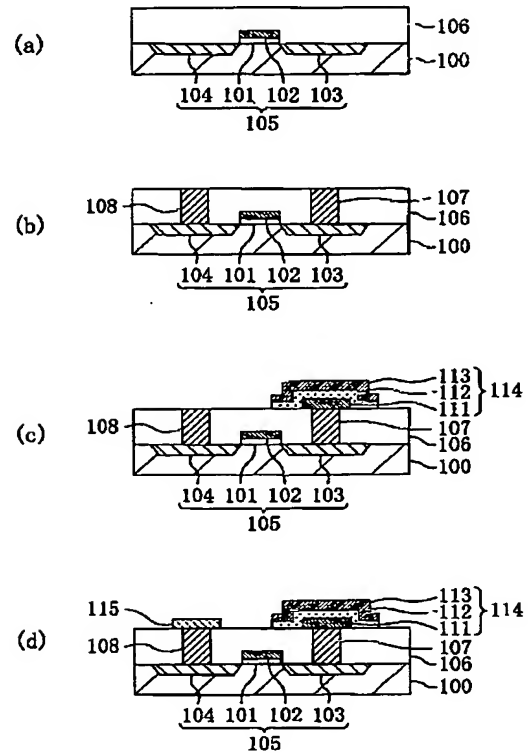
109 導電膜
 110 金属膜
 111 容量下部電極
 112 容量絶縁膜
 113 容量上部電極
 114 容量素子
 115 導電性水素透過防止膜

116 絶縁性水素透過防止膜
 116A 層間膜被覆水素透過防止膜
 117 容量素子被覆水素透過防止膜
 118 第2の層間絶縁膜
 119 第3の導電性プラグ
 119a 開口部
 120 配線層

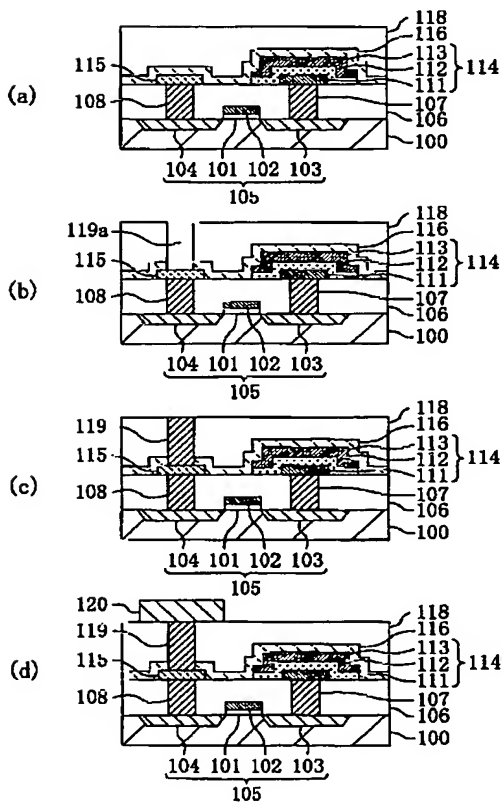
【図1】



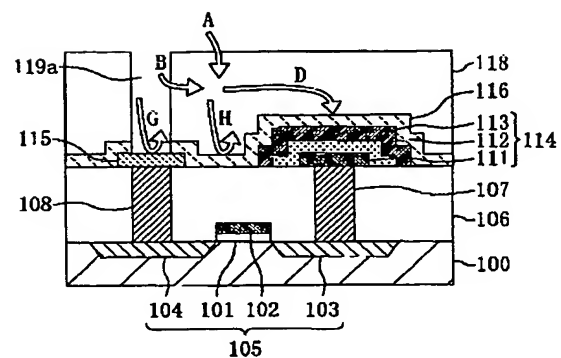
【図2】



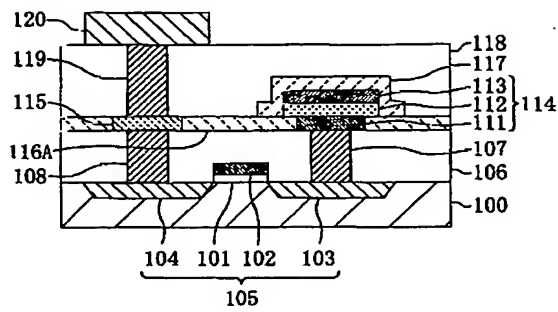
【図3】



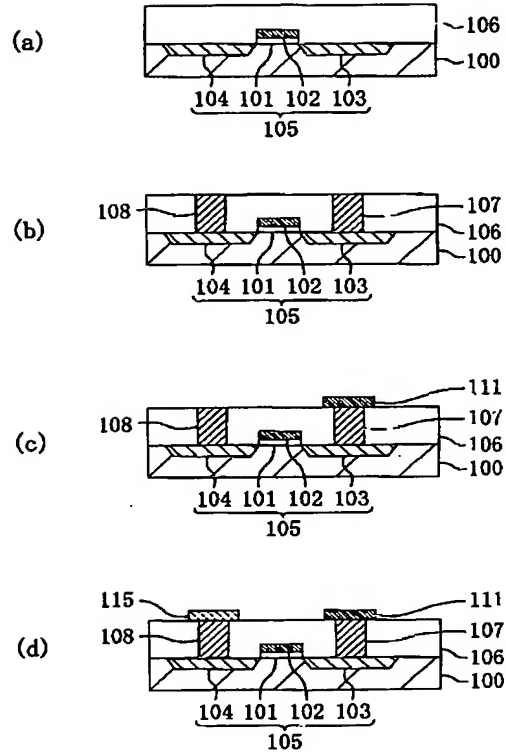
【図4】



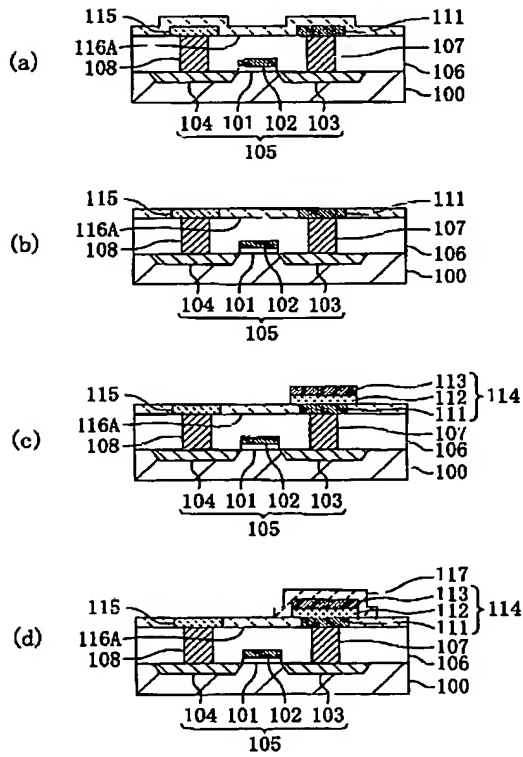
【圖5】



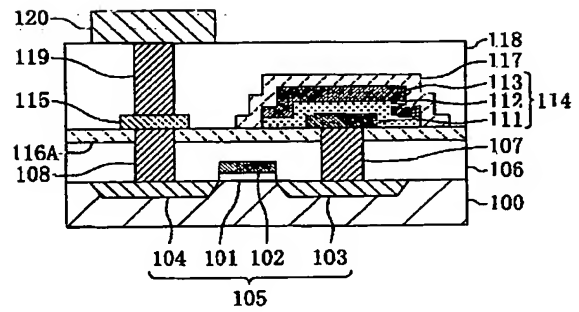
【圖6】



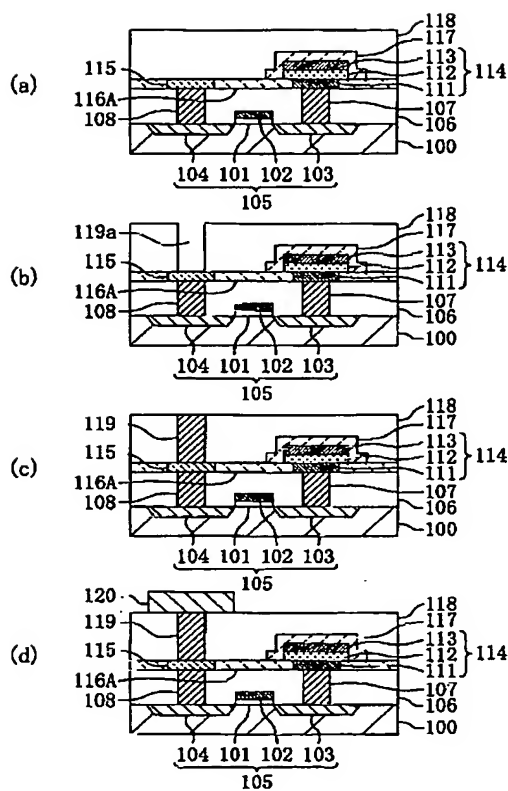
【圖7】



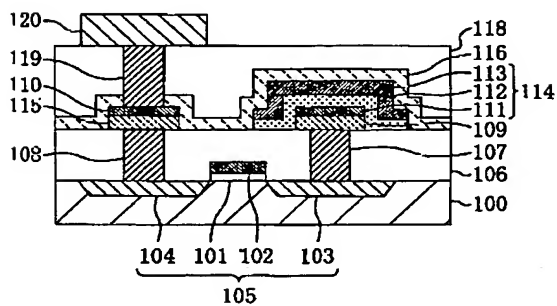
【圖9】



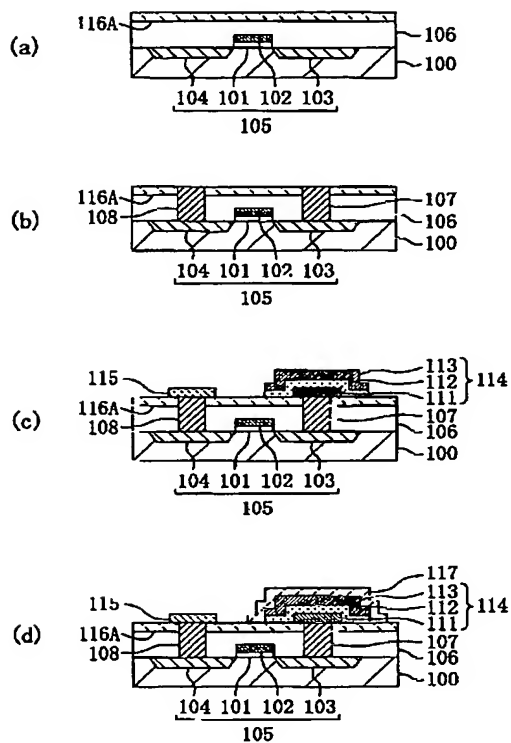
【図8】



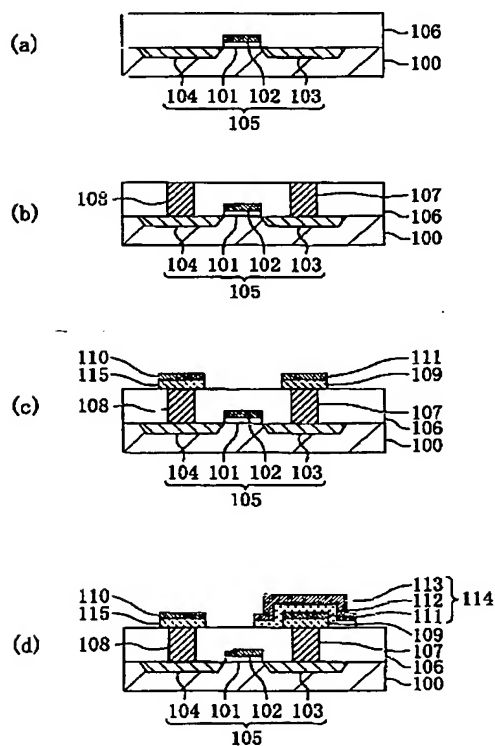
【図12】



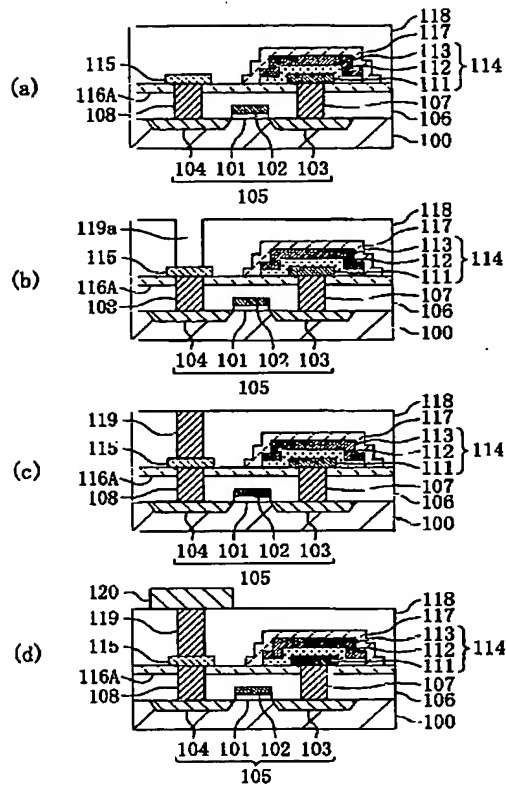
【図 10】



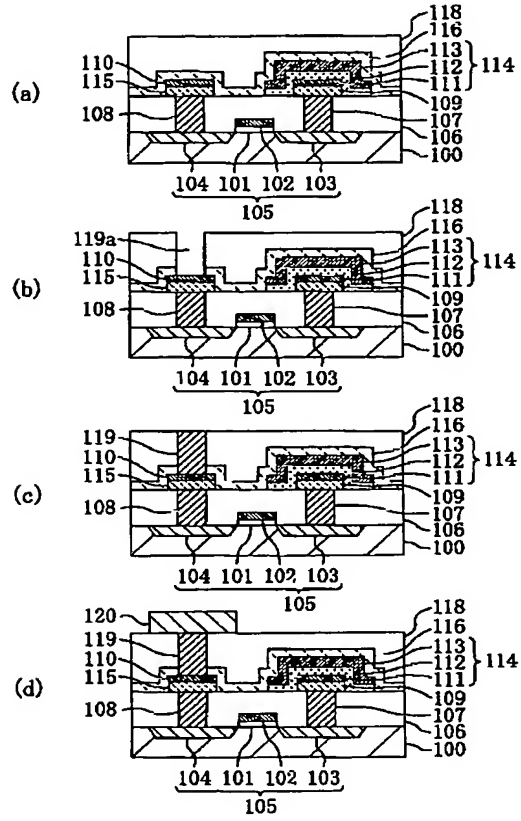
【図13】



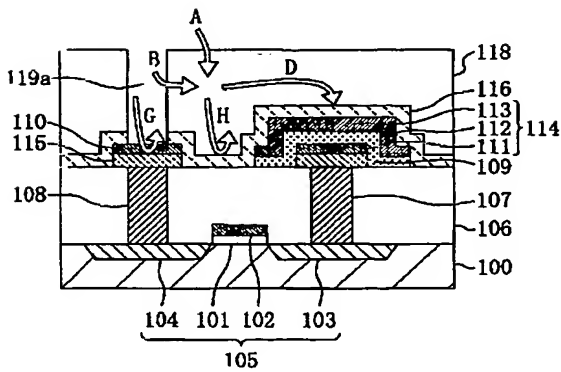
【図11】



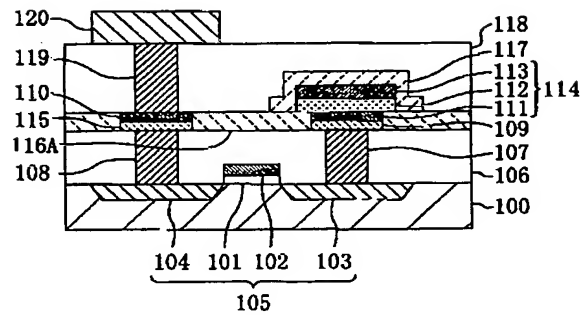
【図14】



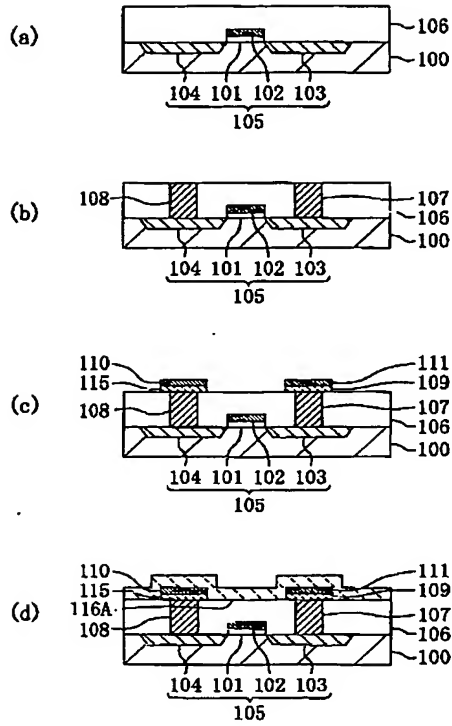
【図15】



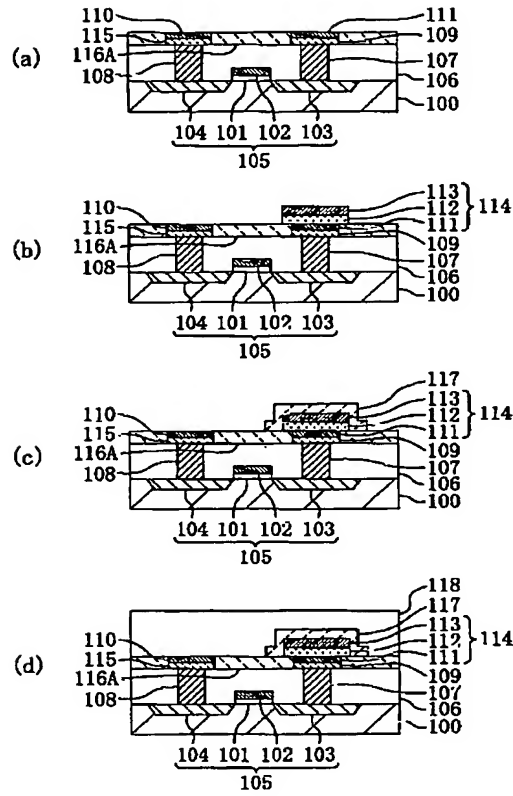
【図16】



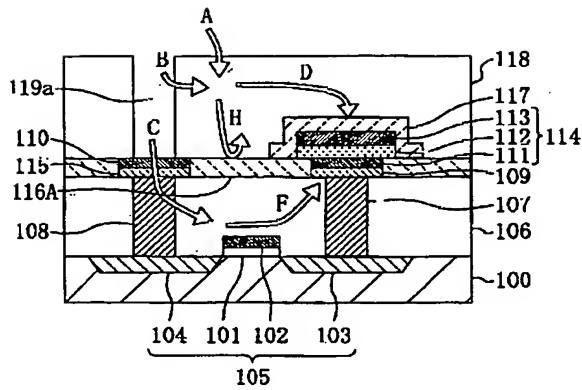
【図17】



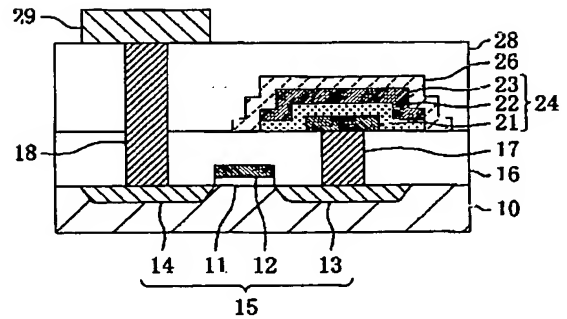
【図18】



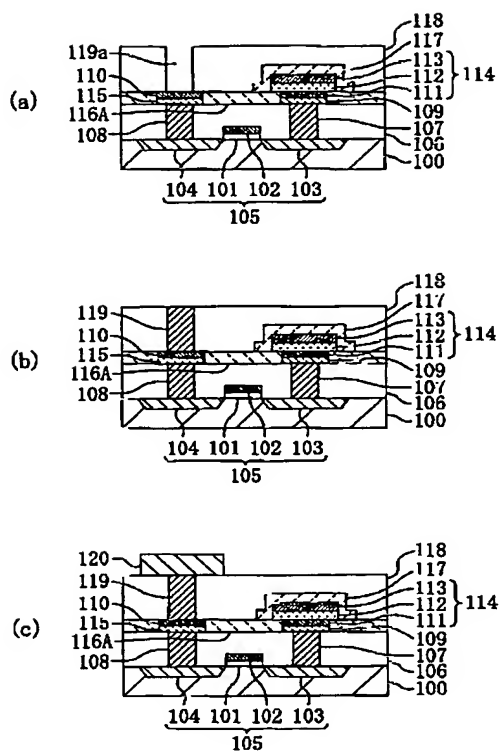
【図20】



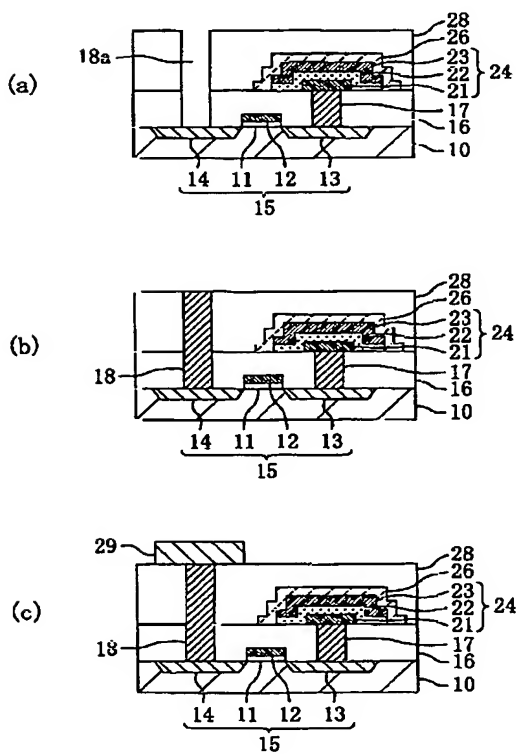
【図21】



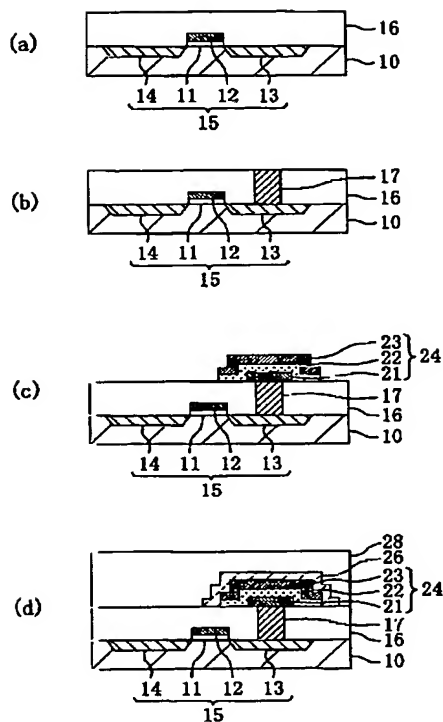
【図19】



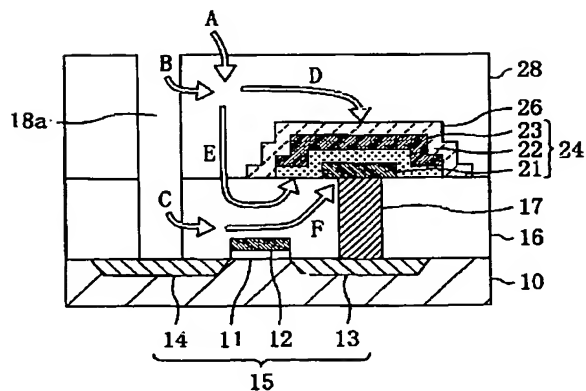
【図23】



【図22】



【図24】



**This Page is Inserted by IFW Indexing and Scanning
Operations and is not part of the Official Record**

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- ☒ **BLACK BORDERS**
- ☐ **IMAGE CUT OFF AT TOP, BOTTOM OR SIDES**
- ☒ **FADED TEXT OR DRAWING**
- ☒ **BLURRED OR ILLEGIBLE TEXT OR DRAWING**
- ☐ **SKEWED/SLANTED IMAGES**
- ☐ **COLOR OR BLACK AND WHITE PHOTOGRAPHS**
- ☐ **GRAY SCALE DOCUMENTS**
- ☐ **LINE(S) OR MARK(S) ON ORIGINAL DOCUMENT**
- ☒ **REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY**
- ☐ **OTHER:** _____

IMAGES ARE BEST AVAILABLE COPY.

As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.